

平成20年度 修士論文

不揮発性半導体メモリに適用する薄い SiN 膜の
形成法と電荷捕獲中心モデルに関する研究

平成21年2月17日

香川大学大学院 材料創造工学専攻

指導教員： 神垣良昭 教授

07g571 土岐篤史

目次

第1章 序論

- 1.1 研究の背景
- 1.2 本論分の構成
- 1.3 研究の水準

第2章 不揮発性半導体メモリの高集積化に伴う SiN 膜の薄膜化と電荷捕獲中心

- 2.1 薄い SiN 膜の評価サンプル
- 2.2 電子スピン共鳴法 (ESR) による薄い SiN 膜の膜内欠陥の評価
- 2.3 蛍光分光光度計 (PL) による薄い SiN 膜の膜内発光準位の検討
- 2.4 赤外分光法 (FTIR) による薄い SiN 膜の膜内結合モードの測定
- 2.5 検討のまとめ

第3章 薄い SiN 膜の形成法・形成条件と電荷捕獲中心

- 3.1 形成法・形成条件を変えた薄い SiN 膜評価サンプル
- 3.2 形成法の検討 (1): SiH_4 ガスによる LPCVD-SiN 膜の検討
- 3.3 形成法の検討 (2): SiH_4 ガスによる PECVD-SiN 膜の検討
- 3.4 形成ガスの検討: SiH_2Cl_2 ガスによる LPCVD-SiN 膜の検討
- 3.5 検討のまとめ

第4章 SiN 膜内電荷捕獲中心と不揮発性半導体メモリ (NVSM) 特性

- 4.1 新規に提案した NVSM の原理とその構造
- 4.2 Si-rich 組成の SiN 膜を用いた NVSM のプログラム速度とデータ保持
- 4.3 180nm 微細加工 NVSM トランジスタの不揮発性メモリ基本特性

4.4 70nm 微細加工レベルでの NVSM 基本特性の実現

第 5 章 Si-rich 組成の SiN 膜における電荷捕獲中心の検討

5.1 Si-rich SiN 膜と電荷捕獲中心

5.2 Si-rich SiN 膜の PL 評価における発光準位低下現象の発見

5.3 近接する電荷捕獲中心の重なることによるポテンシャル幅拡大モデルの提案

第 6 章 SiN 膜の電荷捕獲中心起因の検討

6.1 電荷捕獲中心における 水素終端 (H-Si), 弱結合 (Si-Si) モデル

6.2 SiN 膜内常磁性欠陥への真空ベークおよび紫外線照射の効果

6.3 今後の検討の進め方

第 7 章 結言

7.1 本研究のまとめ

7.2 今後の検討への提案

付録 A High-K

付録 B TEOS

付録 C ECS

付録 D ESR 原理

第 1 章 序論

1.1 研究の背景

本論分は不揮発性半導体メモリに適用するシリコンナイトライド (SiN) 膜に関して、主に電子スピン共鳴法を用い、電荷捕獲中心と成膜方法・条件との関係および電荷捕獲中心のポテンシャルモデルについて検討したものである。

不揮発性半導体メモリは半導体素子によって構成されたメモリである。磁気コアメモリなどのメモリ素子と比較して高速・高密度・低消費電力・大量生産が可能であり低価格に製造もできるなど優れた特徴を持つため、2006 年現在ではコンピュータ機器に組み込まれる記憶装置としては最も一般的な素子である¹⁻³⁾。現在最も商業的に主流となっているのはフローティングゲート型の不揮発性メモリである。フローティングゲート型の不揮発性メモリはそれまでに作製の経験がある従来の EEPROM (Electrically Erasable and Programmable Read-Only Memory) の技術が適用しやすい利点がある。しかし、フローティングゲート型の不揮発性メモリは電荷を溜めるフローティングゲートが導体であるため、電荷蓄積部分からの電荷の抜け出しを防ぐ絶縁膜に欠陥が生じると全蓄積電荷が消失してしまう。そのため、電荷蓄積部分を挟む絶縁酸化膜 (SiO₂) を薄くすることができず、フローティングゲート型の不揮発性メモリの微細化限界が問題になっている。そこで現在、絶縁膜である SiN 膜に電荷を蓄積させる MNOS 型不揮発性半導体メモリが注目を集めている。MNOS 型メモリ素子は大量のトラップが存在する SiN 膜に電荷を蓄積し、このトラップに電荷を出し入れすることで、不揮発性メモリとして機能させる。MNOS 型メモリ素子は基板と電荷を蓄積する SiN 膜との間の薄い酸化膜に欠陥があっても一部の蓄積電荷が失われるのみで電荷はほとんど漏れにくい。これによって、薄い酸化膜を薄くでき、微細化が容易である¹⁻⁴⁾。最近では現在の 4 世代先に当たる 10 ナノメートル台世代の世界最小素子の要素技術を SiN 膜を用いた SONOS 型素子で開発し、動作を確かめたことが報告されている。また、この SONOS 型素子は製造面でコスト競争力があり、低消費電力で従来の NAND 型フラッシュメモリと同等のプログラム/消去性能および信頼性を実現していると報告している。このように、SiN 膜をゲート絶縁膜として用いた不揮発性半導体メモリは将来に有用なデバイスであることがわかる。

1.2 本論分の構成

第 1 章では、本研究の背景と目的について述べた後に本論文の構成および本研究の水準を書く。

第 2 章では、不揮発性半導体メモリの高集積化に伴う SiN 膜の薄膜化と電荷捕獲中心について述べる。SiN 膜と電荷捕獲中心の膜厚依存性を評価し、さらに分光蛍光光度

計 (PL) と赤外分光法 (FTIR) 法を用いて膜厚変化による SiN 膜内のエネルギー準位の検討および SiN 膜中の結合モードの測定を行う。

第 3 章では、薄い SiN 膜の形成法・形成条件と電荷捕獲中心について述べる。従来から用いられているモノシランとアンモニアガス (SiH_4/NH_3) を使用した LPCVD (Low-pressure chemical vapor deposition) 法、低い基板温度で成膜ができる SiH_4/NH_3 ガスを使用した PECVD (Plasma-enhanced chemical vapor deposition) 法、さらに、成膜ガスにジクロロシラン、アンモニア ($\text{SiCl}_2\text{H}_2/\text{NH}_3$) を用いた LPCVD 法で成膜した 3 種類の SiN 膜について ESR, PL, FT-IR の結果から電荷捕獲中心の検討を行う。

第 4 章では SiN 膜内電荷捕獲中心と不揮発性半導体メモリ (NVSM) 特性について述べる。不揮発性半導体メモリ特性と SiN 膜内常磁性欠陥との相関関係を評価し Si-rich 組成比の限界を見出した。さらに、このとき見出した Si-rich-SiN 膜を用いた NVSM トランジスタの不揮発性メモリ基本特性を検討し、70nm 微細加工レベルでの NVSM 基本特性の確認を行う。

第 5 章では Si-rich 組成の SiN 膜における電荷捕獲中心の検討について述べる。常磁性欠陥数が多い Si-rich 組成の SiN 膜において PL 測定の結果から発光準位シフトを見出した。この結果から、静電遮蔽型のモデルを用いて過剰な Si-rich 組成における SiN 膜がポテンシャルオーバーラップ効果によってエネルギー準位のシフトとポテンシャル障壁の低下を引き起こすことを示す。

第 6 章では SiN 膜の電荷捕獲中心起因の検討について述べる。SiN 膜内の常磁性欠陥形成過程において、 $\text{N}\equiv\text{Si}-\text{H}$ 結合の H が外れて Si ダングリングボンド ($\text{N}\equiv\text{Si}\cdot$) が発生する過程と $\text{N}\equiv\text{Si}-\text{Si}\equiv\text{N}$ 結合の Si 部位が外れてダングリングボンド ($\text{N}\equiv\text{Si}\cdot\cdot\text{Si}\equiv\text{N}$) が発生する過程の 2 種類が考えられている⁵⁾。我々は真空ベーク装置を用いて水素脱離によって発生する Si ダングリングボンドの挙動を検討する。

第 7 章では本論分をまとめ、今後の課題と展望について述べる。

1.3 本論分の研究水準

本研究では、異なる SiN 膜厚の膜内常磁性欠陥密度の膜内均一分布を見出し、半導体不揮発性メモリの微細化・高集積化に貢献した。また、従来とは異なる低温プロセスでの SiN 膜形成法について、高温プロセスで得られる常磁性欠陥と同等の欠陥量をガス流量比を変化させることで得られることを見出し、ガラスなど融点の低い材料上に堆積しても電荷保持特性を持つ可能性を示した。さらに、不揮発性半導体メモリ特性と SiN 膜内常磁性欠陥との相関関係から Si-rich 組成比の限界を見出し、過剰な Si-rich におけるデータ保持劣化の現象についてポテンシャルオーバーラップ効果から説明した。このとき、Si-rich 組成に起こる発光準位のシフトからポテンシャルオーバーラップ効果によってポテンシャル障壁の低下のほかに新たな現象が起こることを見出した。

第2章 不揮発性半導体メモリの高集積化に伴う SiN 膜の 薄膜化と電荷捕獲中心

2.1 薄い SiN 膜の評価サンプル

薄膜化に伴う SiN 膜の電荷捕獲中心の検討を行うために膜厚を 20, 35, 100nm と変化させた 3 種類のサンプルを準備した. SiN 膜の成膜方法は DCS (DiChloroSilane : SiH_2Cl_2) ガスと NH_3 ガスを用いて LPCVD 法で $10\ \Omega\text{cm} \cdot (100)\text{Si}$ 基板上に堆積した. SiH_2Cl_2 ガスは SiH_4 ガスと比較すると反応速度が遅いため薄い SiN 膜を制度良く形成しやすい特徴を持っている.

2.2 電子スピン共鳴法 (ESR) による薄い SiN 膜の膜内欠陥の評価

SiN 膜の欠陥評価を行うために, ESR 装置を用いて測定を行った. ESR 装置は JEOL 製 X バンド JES-RE1X を使用し, 室温で測定した. 測定サンプルのサイズは約 $0.3 \times 2.0\text{cm}^2$ で, 信号感度を増すために積算測定を行った. ESR 装置の測定条件については, マイクロ波パワーを 1.0mW , 磁場変調を 0.2mT に設定した. このとき, Si 基板と SiN 膜界面に存在する結晶構造を反映した異方性を持つ界面欠陥と SiN 膜内に存在する等方性の膜内欠陥との区別を行うために ESR 掃引磁場に対して評価サンプルの角度を変化させた. さらに, 膜内に存在する潜在的な欠陥を顕在化させるために UV-chip eraser (G475lamp) を用いて 120 min の紫外線 (UV 254nm, $15\text{mW}/\text{cm}^2$) 照射を行った後に ESR 測定した.

図 2.1 にサンプル角度, SiN 膜厚および UV 照射前後における ESR 信号波形について横軸 g 値, 縦軸信号強度にしたものを示す. Si 基板表面が ESR 掃引磁場の法線方向と 0° ((100)Si), 35° ((211)Si), 55° ((111)Si), 90° ((110)Si) となるように角度を変化させた. UV 照射前の信号波形については, サンプルの角度変化に対して全ての膜厚で信号波形が変化していることから, 界面欠陥 ($\text{Si} \equiv \text{Si} \cdot$) のみが観測され, 膜内欠陥は観測されなかった. 一方で, UV 照射後の信号波形については, 膜厚が 25nm, 35nm, 100nm と厚くなるにつれて, UV 照射前後での信号増大の傾向が強くなる結果が得られた. さらに, 膜厚 100nm のサンプルでは角度を変化しても信号波形が変化しない等方性の信号が強く観測された. このとき, 角度変化によって信号が若干変化しているが, これは異方性を持つ界面欠陥が, 増加した信号内に含まれているために起こると考えられる. ここで得られた等方性の信号は SiN 膜に存在する電荷捕獲中心として

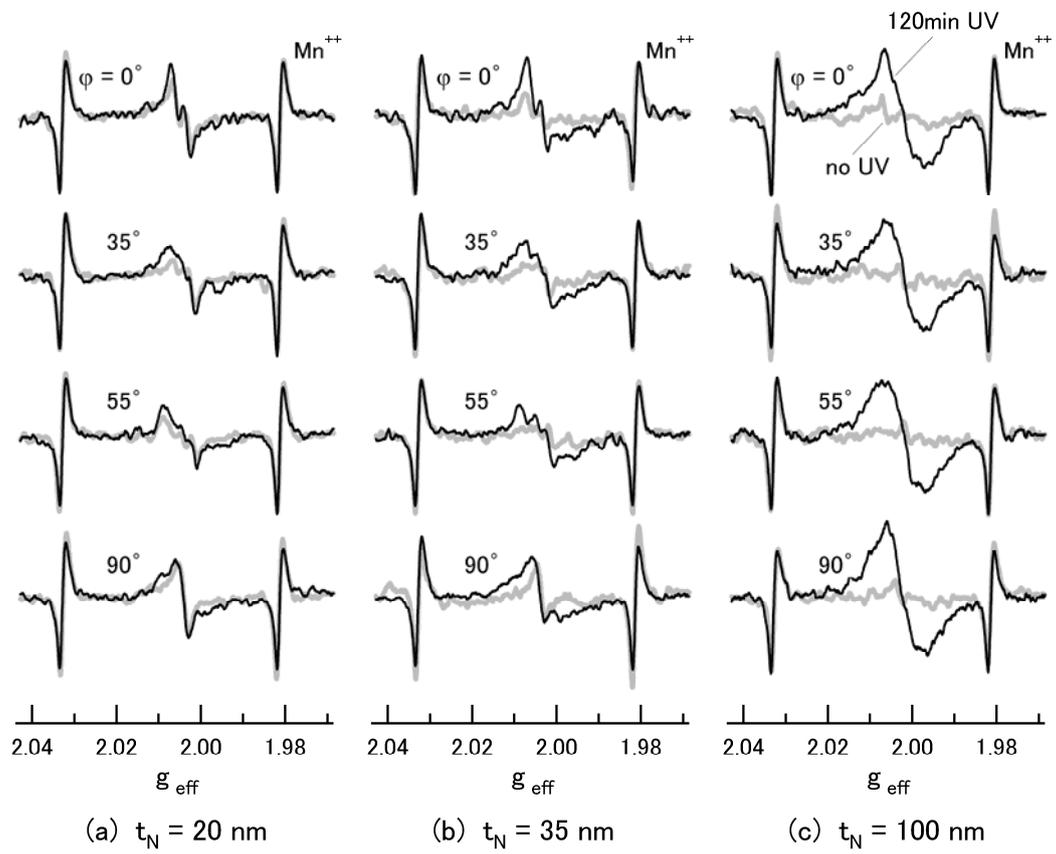


図 2.1 DCS-SiN 膜の ESR 信号波形：膜厚変化，UV 前後，角度変化

の性質を持つ膜内欠陥であると考えられる。我々はこの UV 照射による信号増大現象について、SiN 膜中に存在する結合エネルギーの弱い Si と H の結合 ($N \equiv Si-H$) かもしれない、Si と Si の結合 ($N \equiv Si-Si \equiv N$) が UV によって切断されて、常磁性欠陥が顕在化したと考えている。この 2 つの欠陥由来のモデルについては第 6 章で詳しく述べる。次に UV によって増加した信号を抽出するために UV 照射後の信号波形から UV 照射前の信号をそれぞれの角度ごとに差し引き、平均化を行った。図 2.2 上側にその結果を示す。この結果から若干 g 値が変化しているが、UV 照射によって検出された信号は従来報告されている⁶⁻⁸⁾ g 値や半値幅から考えると Si のバックボンドに N を持つ Si ダングリングボンド ($\cdot Si \equiv N : K\text{-center}$) であると考えられる。さらに、得られた欠陥量と SiN 膜厚から欠陥密度を求めた結果を図 2.2 の下側に示す。信号波形から欠陥量を求めるために Lorentzian を用いて波形解析を行った結果、20, 35, 100nm の全てのサンプルに対して約 $3.3 \times 10^{18} \text{cm}^{-3}$ の欠陥密度が得られた。つまり、膜厚変化に対して欠陥密度は変化していないことがわかる。これは膜の中で欠陥が均一に分布をしていることを示す。これによって、SiN 膜は厚く積み上げても薄く積み上げても欠陥の密度を変えずに成膜できることを見出した。

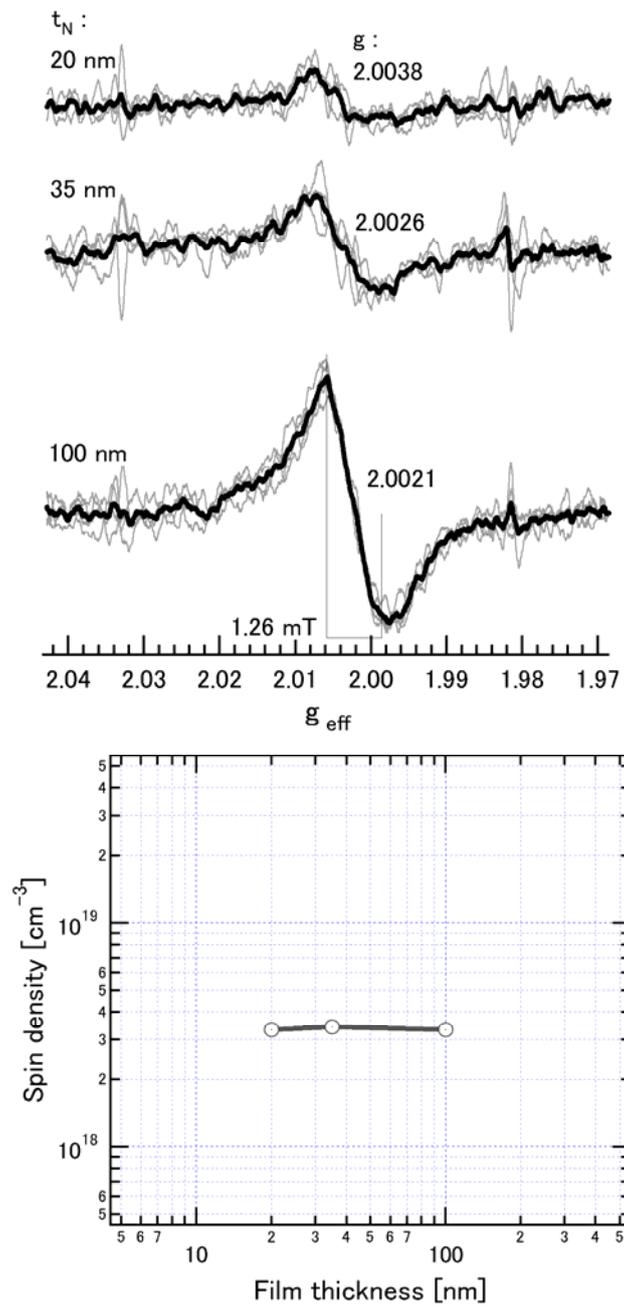


図 2.2 膜厚の異なる SiN 膜内の K-center と欠陥密度

2.3 蛍光分光光度計 (PL) による薄い SiN 膜の膜内発光準位の検討

SiN 膜中のエネルギー準位の検討を行うために、PL 装置を用いて測定を行った。PL 装置は SHIMADZU CORPORATION 製 RF-5300PC を使用し、室温で測定した。測定サンプルのサイズは約 $3.0 \times 4.0 \text{cm}^2$ である。PL 装置の測定条件については、バンドギャップ幅約 5.17eV (約 240nm) を参考にして励起光を 240nm (5.17eV)、 230nm (5.4eV)、 220nm (5.6eV) の 3 つの条件で測定を行った。また、ESR 測定で UV 照射により信号が増加した結果から、UV 照射後の PL スペクトルをとり、UV 照射前後での PL スペクトルの比較を行った。なお UV 照射条件は ESR 測定で行った条件 (UV 254nm , 15mW/cm^2 , 120min) と同じである。

図 2.3 左側に励起光をそれぞれ変化させたときの PL スペクトルを示す。励起光 220 , 230 , 240nm とともに 4.3eV , 3.4eV 付近に共通のピークが観測できた。この結果から、ピークが最も大きく観測される 220nm での励起光が SiN 膜の PL 測定において最も適していると考えられる。そこで、励起光 220nm で UV 照射前後での PL スペクトルの測定結果を図 2.3 右側に示す。UV 照射前後で、信号の増大が起きていることが目に見えてわかる。そこで、UV 照射前後で信号の差をとり、UV で増加した成分のスペクトル検出を試みた。その結果、励起光を変化させたときに観測されたエネルギー準位と同じエネルギーの位置にピークを検出した。これを ESR 測定結果と合わせると、この 2 つのエネルギー準位は膜内欠陥である K-center に対応していると考えられる。また、ここで観測されたエネルギー準位は近年報告されている不揮発性半導体メモリに関係するトラップ準位に非常に近い値^{3,9,10)}である。これによって UV 前後で得られたエネルギー準位と相関関係がある K-center は電荷捕獲中心に大きく関与すると考えられる。次に膜厚をそれぞれ変化させたときの PL スペクトルの結果を図 2.4 に示す SiN バンドギャップ 5.17eV (約 240nm) であるため、励起光は 240nm よりも短波長の 220 が良いと考えて測定を行ってきたが、薄い SiN 膜に対して 220nm , 230nm の励起波長では測定が不安定で非常に再現性が取りにくいいため、 240nm 励起光で測定を行った。それぞれのスペクトルに対して UV 照射を行っているが UV 前後での差は取っていない。スペクトルの成分分離については Gaussian を用い、3 つの信号に対してそれぞれ 6 つ成分で波形分離を行った。この結果、膜厚 20 , 35 , 100nm に対して conduction band から 0.8eV および 1.7eV の場所に共通のピークを観測した。この結果より、膜厚を薄くしても膜内の電荷捕獲中心に関係する 0.8eV および 1.7eV に位置するエネルギー準位は変わらず存在すると考えられる。

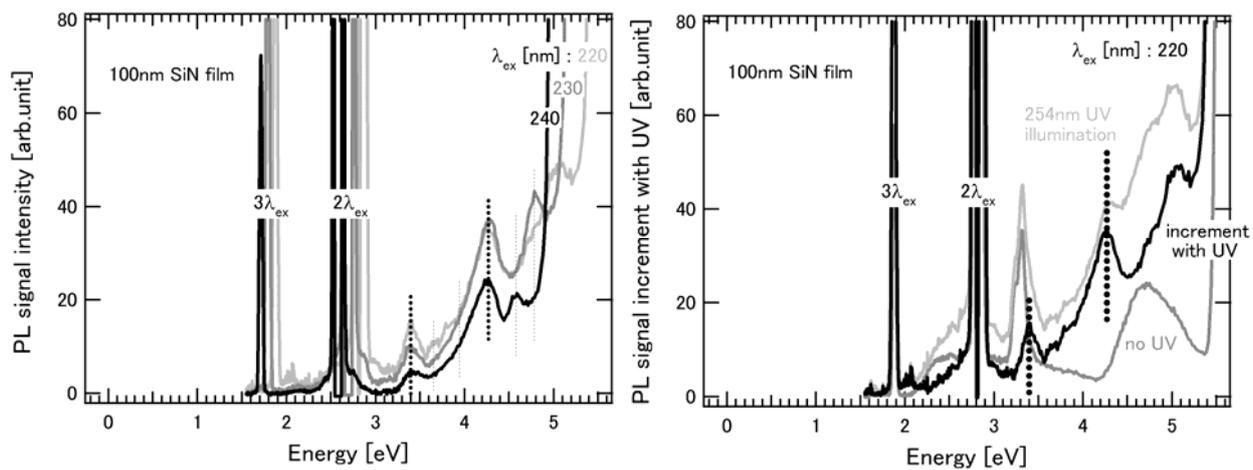


図 2.3 厚い SiN 膜の異なる励起波長および UV 照射前後における PL スペクトル

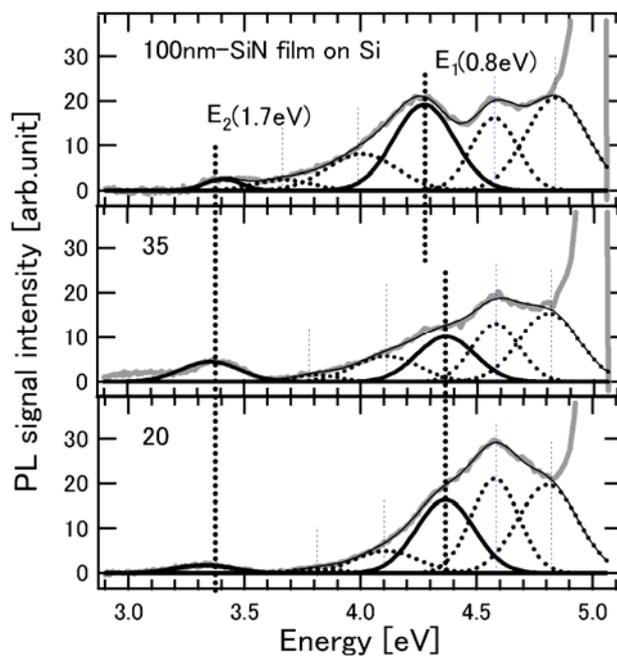


図 2.4 膜厚の異なる SiN 膜の PL スペクトルおよびスペクトルの成分分離

2.4 赤外分光法 (FTIR) による薄い SiN 膜の膜内結合モードの測定

SiN 膜内結合モードの評価を行うために、FT-IR 装置を用いて測定を行った。FT-IR 装置はサーモフィッシャーサイエンティフィック社製 NICOLET8700 を使用した。この装置は小川研究室所有のものを借りて測定を行った。測定サンプルのサイズは約 $3.0 \times 3.0 \text{cm}^2$ で、雰囲気窒素置換のために密閉したサンプル室中へ窒素を流入した後、さらに測定 30 分前に検出素子(MCT)を冷やすために液体窒素を入れ IR 測定した。測定手順は、まずサンプルを装置に挿入しない状態でバックグラウンドの測定を行った後にサンプルを装置にセットして測定を行った。スキャン回数およびバックグラウンドは 50 回の積算することでノイズの低減を行なった。

IR 測定で得られたスペクトルからバックグラウンドを差し引き、SiN 膜成分に強く関係する成分の検出した。さらに、polynomial 関数¹¹⁾を用いた波形解析からそれぞれ得られた IR スペクトルに対して共通のバックグラウンドを見出した。図 2.5 に SiN 膜厚の異なる FT-IR スペクトルを示す。この結果から、数個のスペクトルのピークが観測された。このうち、波数 835cm^{-1} 付近に観測される最も大きなスペクトルは膜厚によって大きく変化していることがわかる。また、非常に小さなものであるが 3300cm^{-1} の位置に観測されるピークも膜厚によって変化していることがわかる。波数 835cm^{-1} および 3300cm^{-1} に位置するピークは従来から Si-N 結合と N-H 結合に関係すると報告されている^{11,12)}。これにより膜厚の増減による得意な組成の変化は見られず、SiN 膜に関する Si-N 組成および N-H 組成が膜厚に対して比例していることがわかる。以上から、 $\text{SiH}_2\text{Cl}_2/\text{SiH}_4$ ガスを用いた成膜方法では膜厚 20~100nm の範囲において、Si-N 組成が膜内に一様に存在していると考えられる。

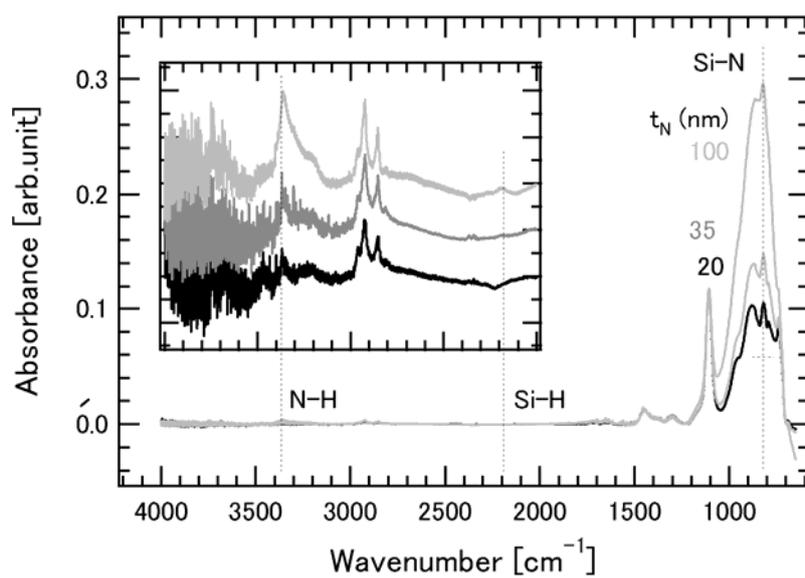


図 2.5 膜厚の異なる SiN の FT-IR スペクトル

2.5 検討のまとめ

- 膜厚が 20, 35, 100nm と異なる SiN 膜に対して ESR 法から常磁性欠陥の検討を行った。UV 照射とサンプルの角度変化を行うことで SiN 膜内欠陥 (K-center) と SiN 膜と Si 基板との界面欠陥を検出した。UV 照射前後での差をとった結果, 20, 35, 100nm の全てのサンプルに対して約 $3.3 \times 10^{18} \text{cm}^{-3}$ の欠陥密度が得られ, 膜の中で欠陥が均一に分布をしていることを示す。これによって, SiN 膜は厚く積み上げても薄く積み上げても欠陥の密度を変えなく成膜できることを見出した。
- 膜厚が 20, 35, 100nm と異なる SiN 膜に対して PL 法からエネルギー準位の検討を行った。UV 照射前後でスペクトルの差を取り, 不揮発性半導体メモリに関係するトラップ準位と考えられる 0.8eV および 1.7eV のピークを検出した。さらに, 膜厚が 20, 35, 100nm と異なる SiN 膜に対しても同じ位置にピークを検出したことから, 膜厚が変化しても同一のエネルギー準位が存在することを見出した。
- 膜厚が 20, 35, 100nm と異なる SiN 膜に対して FT-IR 法から結合モードの評価を行った。Si-N 結合に対応する信号が膜厚に対して顕著に比例している結果が得られた。これより, Si-N 組成は膜内に一様に存在することが考えられる。

以上から SiN 膜内に存在する常磁性欠陥, エネルギー準位および Si-N 組成の分布について知見が得られた。これによって, 従来から観測された K-center が不揮発性半導体メモリのトラップに大きく関わることを再認識した。さらに, 20~100nm の SiN 膜の膜厚範囲において常磁性欠陥, エネルギー準位および Si-N 組成が一様に分布するという不揮発性半導体メモリの微細化上で有用な知見が得られた。

第3章 薄い SiN 膜の形成法・形成条件と電荷捕獲中心

3.1 形成法・形成条件を変えた薄い SiN 膜評価サンプル

現在低温プロセスの PECVD 法は, TFT (Thin Film Transistors) や, Al 配線上の層間絶縁膜の堆積方法, プラスチックなどの比耐熱性基材として非常に有用な技術として注目を浴びている¹³⁻¹⁷. PECVD 法を用いて膜を堆積させるときの薄膜構成元素を含むガス分子は, 非平衡プラズマ中の電子の比弾性衝突によって, 励起, 解離, 電離され, 活性化される. この場合, 電離度は低く大部分は中性粒子であるが, 生じたラジカルやイオンなどが表面に達して反応が起こる. 従って, 原料ガスとしては, プラズマによって活性化しやすく, 反応によって生成した反応済みガスが真空計などを破損しないような気体 (一般的には SiH_4/NH_3 ガスを用いる) を選ぶ必要がある. 通常は, 化学量論的組成の Si_3N_4 にはならず, 20%程度の水素も混入する. 水素は Si-H あるいは N-H のボンドをもっており, 中間反応性生物として堆積膜に取り込まれる. そのため, 基材温度が 200~400°C 程度の低温で薄膜を作製できる. 以上から, PECVD 法で堆積された膜は膜質が悪いといえる. 従来の SiN 膜の成膜法としては LPCVD が挙げられる. LPCVD 法の特徴としては, 気体または液体材料を高温にして気化し, その蒸気の気相中あるいは材料表面での化学反応により薄膜を形成する方法である. この化学反応を起こさせるエネルギーを, 材料や反応容器から熱エネルギーとして与える方法である. 高温における膜生成は緻密で純度が高いため, 質の良い膜が成膜可能である. 高電圧や極度の高温 (2000 以上), 高真空を必要としないため装置が簡易で, かつ量産性に優れているなどの様々な長所があげられる. しかし, その一方で数百°C を超える温度でないと起こらないため使用の用途が限定されてしまう. 従ってプラスチックやガラス基板など, 低温での成膜技術を必要とするものには使用することができない. 現在は SiN 膜の成膜方法として SiH_4/NH_3 ガスや $\text{SiH}_2\text{Cl}_2/\text{NH}_3$ ガスを用いた LPCVD 法が使用されている. そこで, PECVD 法で成膜された SiN 膜について常磁性欠陥, エネルギー準位および結合モードなどの物理的側面から評価をおこない, 従来から用いられている LPCVD 法で成膜された SiN 膜との比較をする^{18,19}. 測定サンプルとして, SiH_4/NH_3 ガスを用いた PECVD-SiN 膜, SiH_4/NH_3 ガスを用いた LPCVD-SiN 膜, $\text{SiH}_2\text{Cl}_2/\text{NH}_3$ ガスを用いた LPCVD-SiN 膜の 3 種類の SiN 膜を準備し, 全て $10\ \Omega\ \text{cm}^{-1}$ (100) Si 基板上に成膜した. 各サンプルについてガス流量の比率を変えて, Si-rich 組成から N-rich 組成の SiN 膜をそれぞれ 4 つ準備し, サンプル形状は全て約 $0.3 \times 1.0\ \text{cm}^2$ と共通の大きさにした. 測定サンプルについてまとめたものを表 3.1 に示す.

表 3.1 各 SiN 膜の形成法と形成条件

	ガス種			流量比	膜厚
	SiH ₄ (sccm)	NH ₃ (sccm)	N ₂ (sccm)	[SiH ₄] : [NH ₃]	(nm)
PECVD	40	900	2500	1 : 22.5	148.9
	170	900	2500	1 : 5.3	96.5
	170	510	2500	1 : 3	85.6
	300	510	2500	1 : 1.7	102.1
LPCVD	1	5000	2000	1 : 5000	102.6
	2	4000	3000	1 : 2000	107.4
	20	2000	9500	1 : 100	101.4
	40	500	4500	1 : 12.5	99.3
LPCVD	20	2000		1 : 100	100
	20	200		1 : 10	100
	100	100		1 : 1	100
	250	100		1 : 0.4	100

3.2 形成法の検討 (1) : SiH₄ガスによる LPCVD-SiN 膜の検討

はじめに SiN 膜の欠陥評価を行った。測定装置は第 1 章で使用した ESR 装置を用い、装置の測定条件についてはマイクロ波パワーを 1.0mW, 磁場変調を 0.2mT に設定した。このとき、膜内に存在する潜在的な欠陥を顕在化させるために 120 min の紫外線 (UV 254nm, 15mW/cm²) 照射を行った。図 3.1 上段に SiH₄/NH₃ ガスによる LPCVD-SiN 膜の ESR 信号波形を示す。UV 照射を行う前では 1:5000~1:12.5 までの全てのサンプルにおいて、膜内欠陥はほとんど観測されず界面欠陥のみが観測されたが、UV 照射後の ESR 信号波形では 1:100, 1:12.5 と Si-rich が強くなるにつれて膜内欠陥 (K-center) が増大する結果が得られた。UV 照射後の信号波形について波形解析 (Lorentzian) を行い K-center の定量化を行った結果、Si-rich よりのサンプル (1:100, 1:12.5) は $5.0 \times 10^{18} \text{cm}^{-3}$ 以上の欠陥密度が得られ、逆に N-rich よりのサンプル (1:5000, 1:2000) は $4.3 \times 10^{17} \text{cm}^{-3}$ よりも低い欠陥密度が得られた。以上の結果から Si-rich サンプルは SiN 膜中の過剰な Si 原子の存在によって、結合力が弱い Si-Si 結合および N の反応しそこなった Si-H 結合が多く発生するため、UV 照射によってこれらの結合が切断され N-rich サンプルよりもダングリングボンドが多く発生したと考えられる。

次に、SiN 膜中のエネルギー準位の評価を行うために、PL 装置を用いて測定を行った。PL 装置の測定条件については、SiN 膜のバンドギャップ (5.1eV : 243nm) よりエネルギーの高い励起光 240nm に設定し、室温の下で測定を行った。図 3.2 中段に SiH₄/NH₃ ガスによる LPCVD-SiN 膜の PL スペクトルを横軸エネルギー、縦軸信号強度のグラフにして示す。それぞれのガス流量比に対して、エネルギーが 3.5~5eV の領域でスペクトルの変化が見られた。このことから K-center に関係する電荷捕獲中心の準位はこの領域に存在する可能性が示唆される。また、3~3.5eV で観測された大きな信号は迷光と呼ばれ装置固有のスペクトルである。また、約 2.6 および 1.8eV で観測される信号は励起光の 2 倍波長、3 倍波長に関するスペクトルである。3.5~5eV の領域を詳しく検討するためにそれぞれのスペクトルを波形分離 (Gaussian) した結果 4 つの成分が分離できた。その結果 SiN 膜が Si-rich 組成になるにつれて conduction band から深い位置のエネルギー準位が valence band 側にシフトする結果が得られた。この波形分離の様子とエネルギー準位のシフトについては第 5 章で詳しい考察を述べる。最後に、SiN 膜中の結合モードの評価を行うために、FT-IR 装置を用いて測定を行った。図 3.2 下段に SiH₄/NH₃ ガスによる LPCVD-SiN 膜の FT-IR スペクトルを横軸波数、縦軸信号強度のグラフにして示す。サンプルが N-rich 組成になるにつれて、Si-N 結合および N-H 結合のスペクトルが若干ではあるが増大する結果が得られた。また、1:100, 1:12.5 のサンプルについては Si-rich サンプルにもかかわらず Si-H 結合のスペクトルは N-H 結合と比較すると小さく観測された。これによって SiH₄/NH₃ ガスを用いた LPCVD-SiN 膜中には Si-H 結合が非常に少ないことが考えられる。

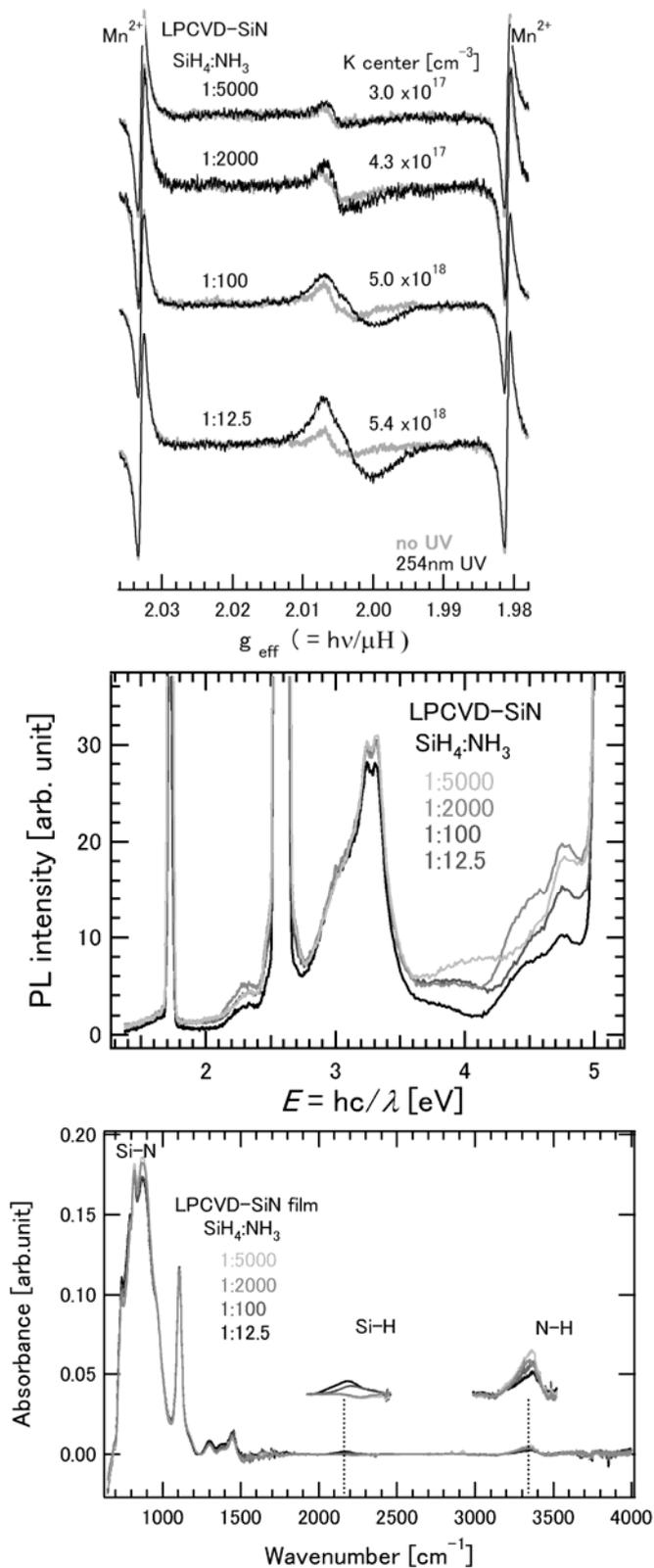


図 3.1 SiH_4 ガスによる LPCVD-SiN 膜の ESR 信号波形, PL スペクトルおよび FT-IR スペクトルの検討

3.3 形成法の検討 (2) : SiH₄ガスによる PECVD-SiN 膜の検討

はじめに SiN 膜の欠陥評価を行うために、ESR 装置を用いて測定を行った。ESR 装置の測定条件については、LPCVD-SiN 膜と同じ条件 (1.0mW, 0.2mT) で行い、同じ条件で紫外線 (UV 254nm, 15mW/cm²) 照射を行った。図 3.2 上段に SiH₄/NH₃ ガスによる PECVD-SiN 膜の ESR 信号波形を示す。UV 照射を行う前では SiH₄/NH₃ ガスによる LPCVD-SiN 膜と同様に 1:22.5~1:1.7 までの全てのサンプルにおいて、膜内欠陥はほとんど観測されず界面欠陥のみが観測されたが、UV 照射後の ESR 信号波形では 1:5.3, 1:3, 1:1.7 と Si-rich が強くなるにつれて膜内欠陥 (K-center) が増大する結果が得られた。UV 照射後の信号波形について波形解析 (Lorentzian) を行い K-center の定量化を行った結果、最も Si-rich であるサンプル (1:1.7) は $1.6 \times 10^{19} \text{cm}^{-3}$ 程の欠陥密度が得られ、N-rich よりのサンプル (1:22.5) は $1.5 \times 10^{17} \text{cm}^{-3}$ 程度の低い欠陥密度が得られた。以上の結果から SiH₄/NH₃ ガスによる LPCVD-SiN 膜の場合と同様に Si-rich サンプルは UV 前後で信号の増加が観測され N-rich サンプルよりもダングリングボンドが多く発生した。また、PECVD-SiN 膜は LPCVD-SiN 膜よりも K-center が多く観察された。これについてはガス流量比の関係もあるが、PECVD 法によって多くの水素が混入したため、K-center 起因と考えられている Si-H 結合が多く発生し、K-center が多く観測されたとも考えられる。

次に、SiN 膜中のエネルギー準位の評価を行うために、PL 装置を用いて測定を行った。PL 装置の測定条件については、LPCVD-SiN 膜と同じ条件 (240nm) に設定し、室温の下で測定を行った。図 3.2 中段に SiH₄/NH₃ ガスによる PECVD-SiN 膜の PL スペクトルを横軸エネルギー、縦軸信号強度のグラフにして示す。PL での測定結果でも LPCVD-SiN 膜と同様にそれぞれのガス流量比に対して、エネルギーが 3.5~5eV の領域でスペクトルの変化が見られ、K-center に関係する電荷捕獲中心に関係する準位はこの領域に存在する可能性が示唆される。3.5~5eV の領域に対して波形分離 (Gaussian) した結果 LPCVD-SiN 膜と同様に 4 つの成分が得られた。エネルギー準位のシフトも同様に観測された。

最後に、SiN 膜中の結合モードの評価を行うために、FT-IR 装置を用いて測定を行った。図 3.2 下段に SiH₄/NH₃ ガスによる PECVD-SiN 膜の FT-IR スペクトルを横軸波数、縦軸信号強度のグラフにして示す。この結果から、LPCVD 法の場合と同様にサンプルが N-rich 組成になるにつれて、Si-N 結合および N-H 結合のスペクトルが若干ではあるが増大する結果が得られた。また、LPCVD-SiN 膜に比べて、PECVD-SiN 膜のほうが Si-H 結合および N-H 結合など水素に関わる結合が多いように思われる。さらに Si-H 結合に関しては、SiH₄/NH₃ ガスによる LPCVD-SiN 膜では僅かな観測だったことに対して、PECVD-SiN 膜でははっきりとしたスペクトルが観測された。これによって PECVD-SiN 膜には膜内に多くの水素が存在することを確認できた。また、Si-H 結合の増加と K-center の増大について相関関係があることを確認できた。

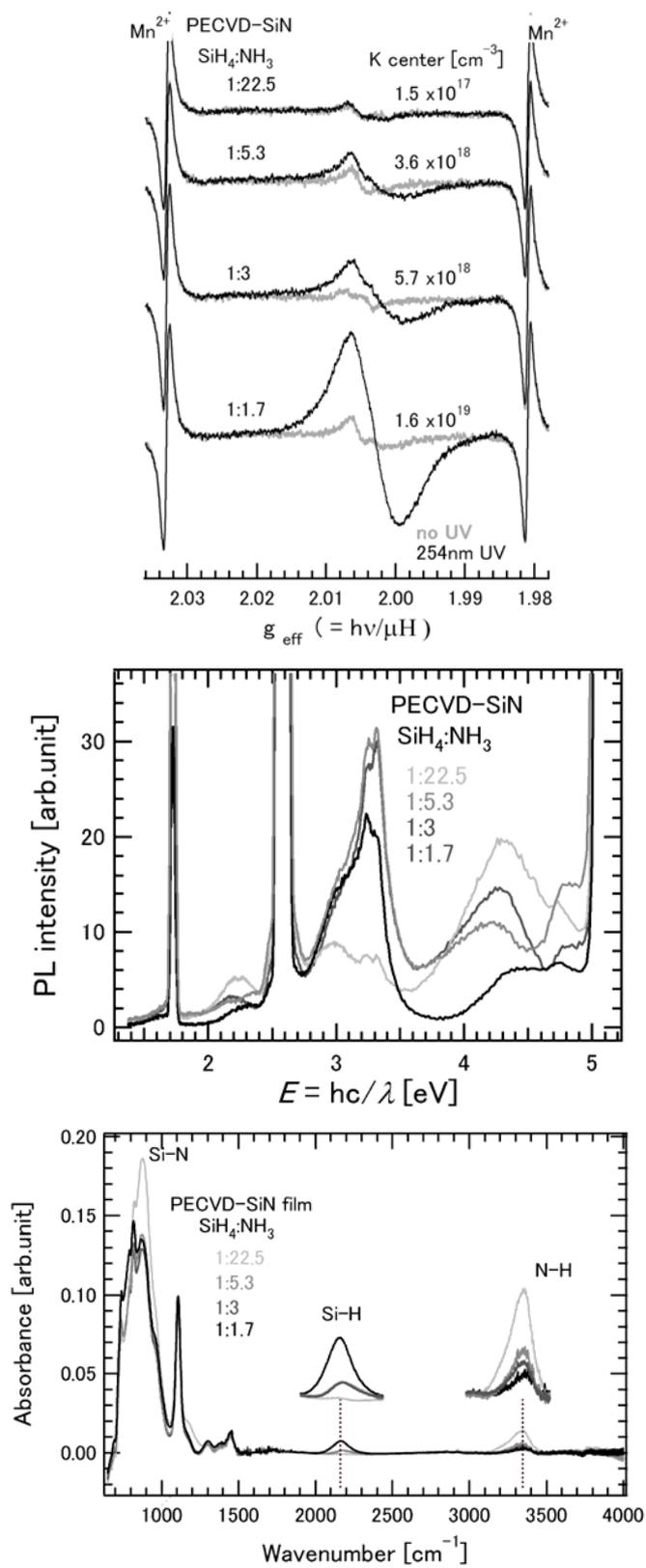


図 3.2 SiH₄ガスによる PECVD-SiN 膜の ESR 信号波形, PL スペクトルおよび FT-IR スペクトルの検討

3.4 形成ガスの検討：SiH₂Cl₂ガスによるLPCVD-SiN膜の検討

はじめに SiN 膜の欠陥評価を行うために、ESR 装置を用いて測定を行った。ESR 装置の測定条件については先の実験と同じ条件 (1.0mW, 0.2mT) で測定を行い、同様に紫外線 (UV 254nm, 15mW/cm²) 照射を行った。図 3.3 上段に SiH₂Cl₂/NH₃ ガスによる LPCVD-SiN 膜の ESR 信号波形を示す。2 種類のサンプルと同様に UV 照射を行う前では 1:100~1:1 までのサンプルにおいて、膜内欠陥はほとんど観測されず界面欠陥のみが観測されたが、UV 照射後の ESR 信号波形では 1:10, 1:1, 1:0.4 と Si-rich が強くなるにつれて膜内欠陥 (K-center) が増大する結果が得られた。UV 照射後の信号波形について波形解析 (Lorentzian) を行い K-center の定量化を行った結果、Si-rich であるサンプル (1:1, 1:0.4) は $1.0 \times 10^{19} \text{cm}^{-3}$ を超える欠陥密度が得られ、N-rich よりのサンプル (1:22.5) は $1.0 \times 10^{18} \text{cm}^{-3}$ より低い欠陥密度が得られた。以上から他の 2 つのサンプルと同様に Si-rich サンプルは UV 前後で信号の増加が観測され N-rich サンプルよりもダングリングボンドが多く発生する結果となった。次に、SiN 膜中のエネルギー準位の評価を行うために、PL 装置を用いて測定を行った。PL 装置の測定条件についても先の 2 つの実験と同様に、励起光 240nm に設定し、室温の下で測定を行った。図 3.3 中段に SiH₂Cl₂/NH₃ ガスによる LPCVD-SiN 膜の PL スペクトルを横軸エネルギー、縦軸信号強度のグラフにして示す。PL での測定結果でも今までと同様にそれぞれのガス流量比に対して、エネルギーが 3.5~5eV の領域でスペクトルの変化が見られ、K-center に関係する電荷捕獲中心に関係する準位はこの領域に存在する可能性が示唆される。3.5~5eV の領域に対して波形分離 (Gaussian) した結果 4 つの成分が得られ、エネルギー準位のシフトも同様に観測された。

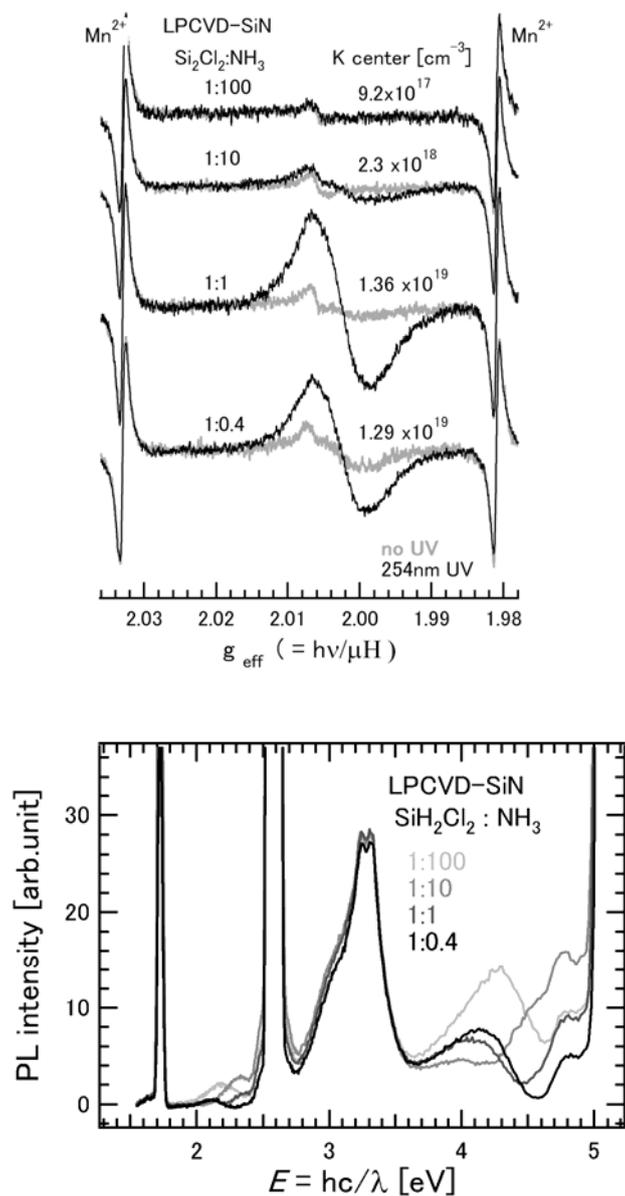


図 3.3 $\text{SiH}_2\text{Cl}_2/\text{NH}_3$ ガスによる LPCVD-SiN 膜の ESR 信号波形, PL スペクトルの検討

3.5 検討のまとめ

SiH₄/NH₃ ガスを用いた LPCVD-SiN 膜

- ESR 法から SiN 膜が Si-rich 組成になるにつれて K-center が増加する結果が得られ、最大で 5.4×10^{18} の欠陥密度が得られた。
- PL 法から 3.5～5eV の領域で組成の違いによる変化が観測され、波形分離によって 4 つの成分が得られた。
- FT-IR 法から N-rich になるにつれて Si-N 結合および N-H 結合が増加する結果が得られたが、Si-H 結合および N-H 結合などの水素に関わるスペクトルは小さく、Si-H 結合については Si-rich サンプルにおいても顕著な増加は見られなかった。

SiH₄/NH₃ ガスを用いた PECVD-SiN 膜

- ESR 法から SiN 膜が Si-rich 組成になるにつれて K-center が増加する結果が得られ、最大で 1.6×10^{19} の欠陥密度が得られた。
- PL 法から 3.5～5eV の領域で組成の違いによる変化が観測され、波形分離によって 4 つの成分が得られた。
- FT-IR 法から N-rich になるにつれて Si-N 結合および N-H 結合が増加する結果が得られた。Si-H 結合および N-H 結合などの水素に関わるスペクトルは LPCVD-SiN 膜と比較すると大きく、最も Si-rich であるサンプルについては Si-H 結合のスペクトルがはっきりと観測された。

SiH₂Cl₂ ガスを用いた LPCVD-SiN 膜

- ESR 法から SiN 膜が Si-rich 組成になるにつれて K-center が増加する結果が得られ、最大で 1.36×10^{19} の欠陥密度が得られた。
- PL 法から 3.5～5eV の領域で組成の違いによる変化が観測され、波形分離によって 4 つの成分が得られた。

以上、形成法・形成条件を変えた薄い SiN 膜に対して常磁性欠陥、エネルギー準位および結合モードの検討をした。これによって、低温プロセスである PECVD 法を用いても、ガス流量比を調節することで従来の LPCVD 法と同等の K-center 密度が得られることを見出した。さらにエネルギー準位についても全てのサンプルにおいて 3.5～5eV の領域でガス流量比の違いによる変化が観測された。ガス流量比の変化で K-center 密度が変化することから、K-center に対応する準位が 3.5～5eV に存在し、不揮発性半導体メモリのトラップに大きく関わる可能性が示唆される。また、PECVD-SiN 膜は

Si-H 結合および N-H 結合などの水素に関わる結合が多く，SiN 膜中にある Si-N 結合の緻密さは LPCVD 法のほうが優れていることが考えられる．以下に形成法・形成条件の異なる SiN 膜と欠陥密度についてまとめる．

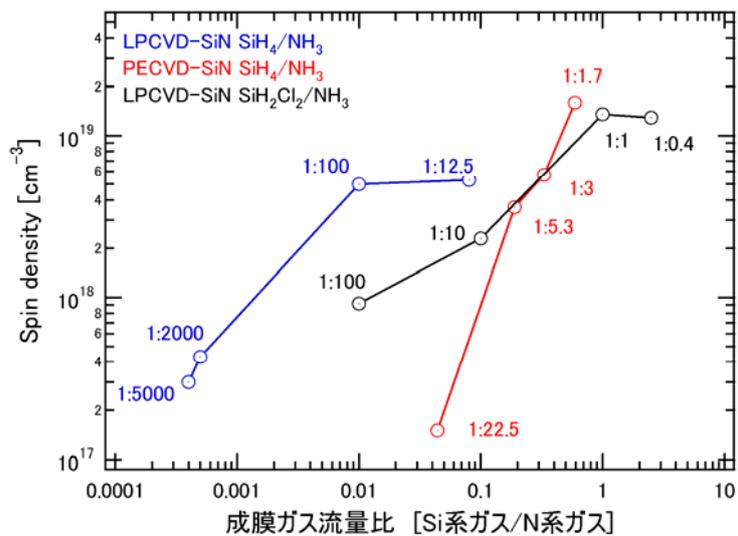


図 3.4 異なる形成法・形成条件で成膜された SiN 膜と欠陥密度

第4章 SiN 膜内電荷捕獲中心と 不揮発性半導体メモリ (NVSM) 特性

4.1 新規に提案した NVSM の原理とその構造

近年、一般的に用いられているフローティング型の不揮発性メモリは 100nm よりも短いチャネル長のスケールリングが非常に困難でかつ、埋め込みアプリケーションに 10 マスクの追加が要求されるなどの問題が挙げられている。これらの問題解決のために、4-bit/cell の特性や埋め込みアプリケーションについて通常の CMOS ロジックプロセスに 3 マスクの追加だけで可能な MNOS 型の不揮発性メモリが研究されている。しかしながら、チャネル長のスケールリングに関する十分な解決報告はなされていない。チャネル長を短くすると、SiN 膜中のキャリアが拡散し、信号干渉が起きてしまうためである。最近ではこの問題の解決のために、電荷蓄積部である SiN をサイドウォール型にすることが提案されている。しかし、このデバイスは作製が非常に複雑であることが問題視されている。そこで今回我々は非常にシンプルで拡張性のある 2-bit/cell の不揮発性メモリを開発した。図 4.1 に “ONO-Sidewall 2-bit/cell Nonvolatile Memory” の概略図と 70nm 技術で作ったデバイスの断面構造を示す。ゲート電極の両端に、個々に電荷保持の役割をなす ONO 膜を形成した構造となっている。このデバイスの注目すべき特徴は組み立て過程で従来の CMOS ロジックプロセスと高い互換性を持つことである。それゆえに、通常の CMOS ロジックプロセスに 1 マスクの追加で実現できる。この Deep N well mask は負電圧の動作に必要不可欠である。図 4.2 に組み立て過程と高密度セルの回路を上から見たものを示す。この新しく提案したデバイスによって $3F^2$ /bit/cell が実現可能である。

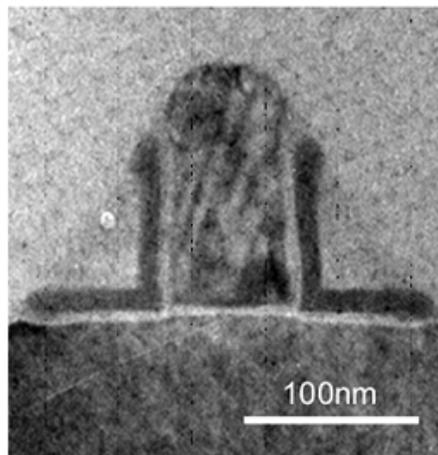
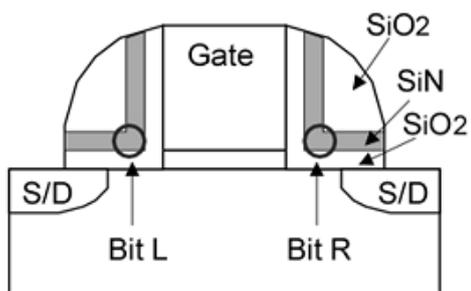


図 4.1 提案デバイスの概略図と 70nm 技術で作ったデバイスの断面構造

Process step	CMOS logic	Memory
Isolation	●	●
Well formation	●	●
Deep N well		1 Mask
Gate oxidation	●	●
Gate formation	●	●
LDD implant	●	● (not performed)
ONO Gate spacer formation	●	●
S/D formation	●	●
Backend process	●	●
Additional mask	-	+1

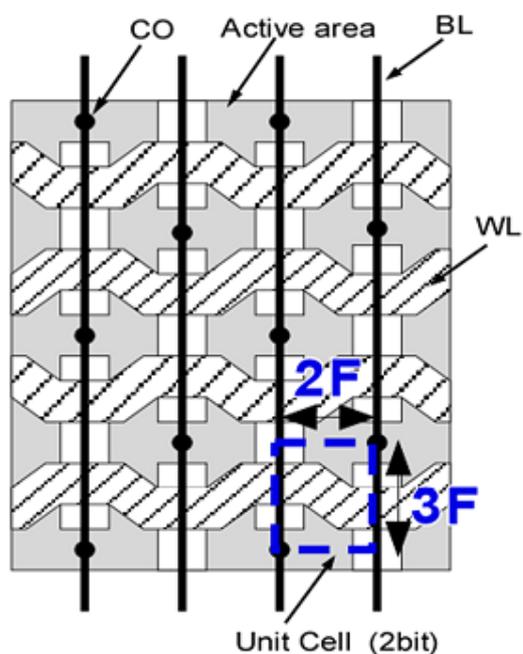


図 4.2 提案デバイスの組み立て行程とセルアレイ

4.2 Si-rich 組成の SiN 膜を用いた NVSM のプログラム速度とデータ保持

我々は MONOS 型不揮発性メモリに対して電荷捕獲部位が横型のものとサイドウォール型の 2 種類の MONOS 型不揮発性メモリについて検討をした。電荷捕獲部位が横型の標準的な MONOS 型メモリについては、トンネル酸化膜、電荷捕獲膜、ブロック酸化膜がそれぞれ 6.7nm, 12nm, 11nm で、ゲート電極は n⁺型ポリシリコンで形成されている。

図 4.3 と図 4.4 に標準的な MONOS 型不揮発性メモリのプログラム特性とデータ保持特性についてそれぞれ示す。SiN 膜への書き込み手段としてホットキャリアで書き込みを行った。電荷蓄積部をなす SiN 膜は第 2 章で紹介した SiH₄/NH₃ ガスで成膜した LPCVD-SiN 膜を用いた。プログラム速度では、いずれのガス流量比でも 10⁻³s で書き込み深さは一致した。これは、捕獲される電荷量が SiN 膜中の Si/N 組成によらず同じであることを意味する。この閾値電圧 (V_{th}) の結果から²⁰⁾欠陥密度は 7×10¹⁸cm⁻³程存在することが見積もられ、これは ESR 装置を用いて観測した K-center の数よりも多い。このように、UV 照射後の ESR 信号は SiN 膜中に存在する全ての欠陥を反映していないことが考えられる。このことから、我々は不揮発性メモリのトラップになるものの多くは ESR 活性である Si-H 結合の水素が外れてできる Si ダングリングボンドではなく ESR に検出されなかった欠陥すなわち ESR 不活性なトラップが不揮発性メモリに関係していると考えている。ESR 不活性なトラップ性の欠陥は Si-Si 結合が切断されて起こると考えられる。250°C にベークしたときのデータ保持特性では、もっとも Si-rich なサンプルにおいて劣化が顕著であった。これは、蓄積電荷が拡散しやすいことを意味し、第 5 章で説明するポテンシャル重なりモデルで述べる Φ_B の低下に対応すると考えられる。これらの結果から、ガス流量比として 1:100 以下が許容範囲であると考えられる。

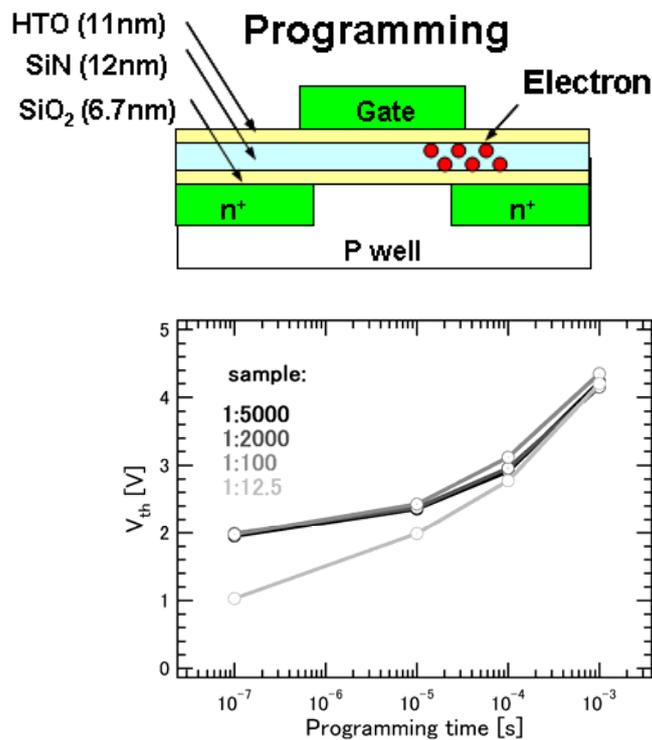


図 4.3 ガス流量比の異なる SiN 膜と標準的な MONOS 型不揮発性メモリのプログラミング特性

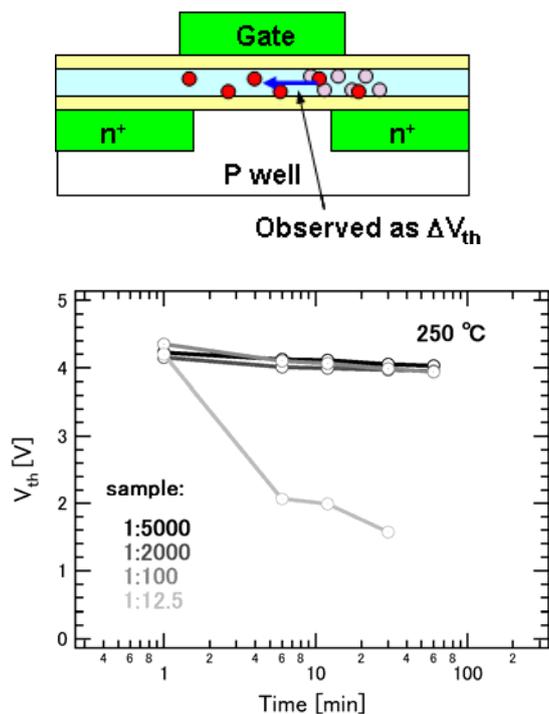


図 4.4 ガス流量比の異なる SiN 膜と標準的な MONOS 型不揮発性メモリのデータ保持特性

4.3 180nm 微細加工 NVSM トランジスタの不揮発性メモリ基本特性

SiH₄/NH₃ ガス比 1:100 で作製された SiN を用いて 180nm-ONO-Sidewall 2-bit/cell 不揮発性メモリを作製した。不揮発性メモリの基本特性であるプログラム特性, データ保持特性, 書き換え耐性を測定した結果を図 4.5 に示す。図 4.5 の上段にプログラム時間と消去時間による閾値電圧のシフトを示す。プログラム時間は 10⁻⁵s, 消去時間は 10⁻⁴s の時点で, それぞれ十分な閾値電圧が得られた。図 4.5 の中段に 250°C にベークしたときのデータ保持特性を示す。サイドウォール型のデバイス構造でも 450 時間のベーク前後で半分のメモリーウィンドウを維持している結果が得られた。図 4.5 の下段に, プログラム/消去に対する耐性について示す。10⁵ 回繰り返してもメモリーウィンドウを維持する結果となった。この書き換え耐性に関する高い特性はサイドウォール型の ONO-Sidewall 2-bit/cell 不揮発性メモリが非常に高い信頼性を持つメモリとして使用できることが示唆される。

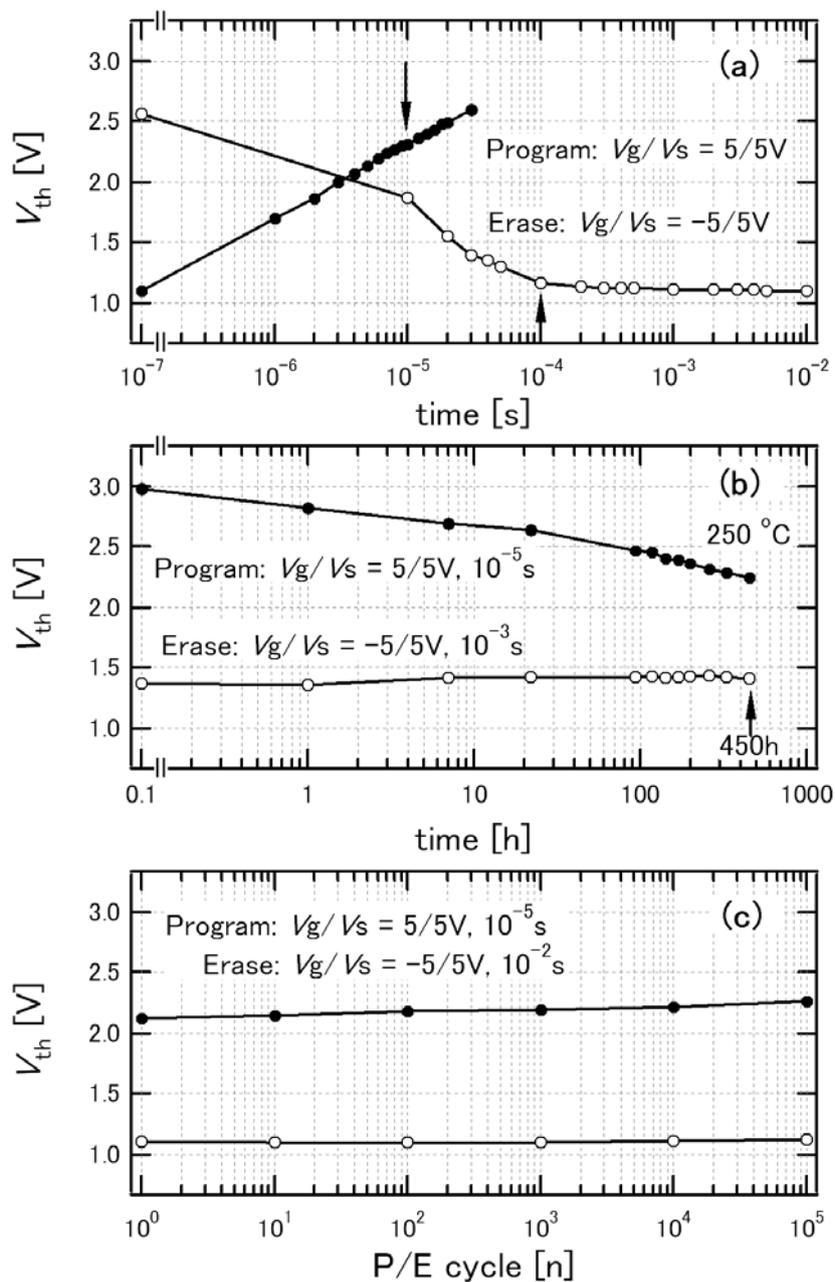


図 4.5 180nm ONO-Sidewall 2-bit/cell 不揮発性メモリの基本特性
 (a)プログラム特性, (b)データ保持特性, (b)書き換え耐性.

4.4 70nm 微細加工レベルでの NVSM 基本特性の実現

さらに、我々は 70nm 微細加工レベルでのサイドウォール型不揮発性メモリを作製した。電荷捕獲部位である SiN 膜は SiH_4/NH_3 ガス比 1:100 で作製されたものを使用した。図 4.6 に 70nm 微細加工レベルで作製したサイドウォール型不揮発性メモリのプログラム特性を示す。ゲート長を短く加工した分、ソース 4.5V、ゲート 4V と低い電圧での閾値電圧のシフトを得た。これは、微細化においても効率の良い高速書き込みを実現している。図 4.7 に 70nm 微細加工レベルで作製したサイドウォール型不揮発性メモリの 2-bit 動作について示す。メモリーウィンドウは双方向動作の 2-bit 効果を受けても読み出しゲート電圧 3V において確保されている結果が得られた。この理由として、提案メモリがオフセット構造でチャンネルが確保できていること、また 2bit に対応する電荷が分離していてデータ干渉がないことが考えられる。このことは、今回提案した提案メモリが高集積可能な将来有望なメモリであることを示している。

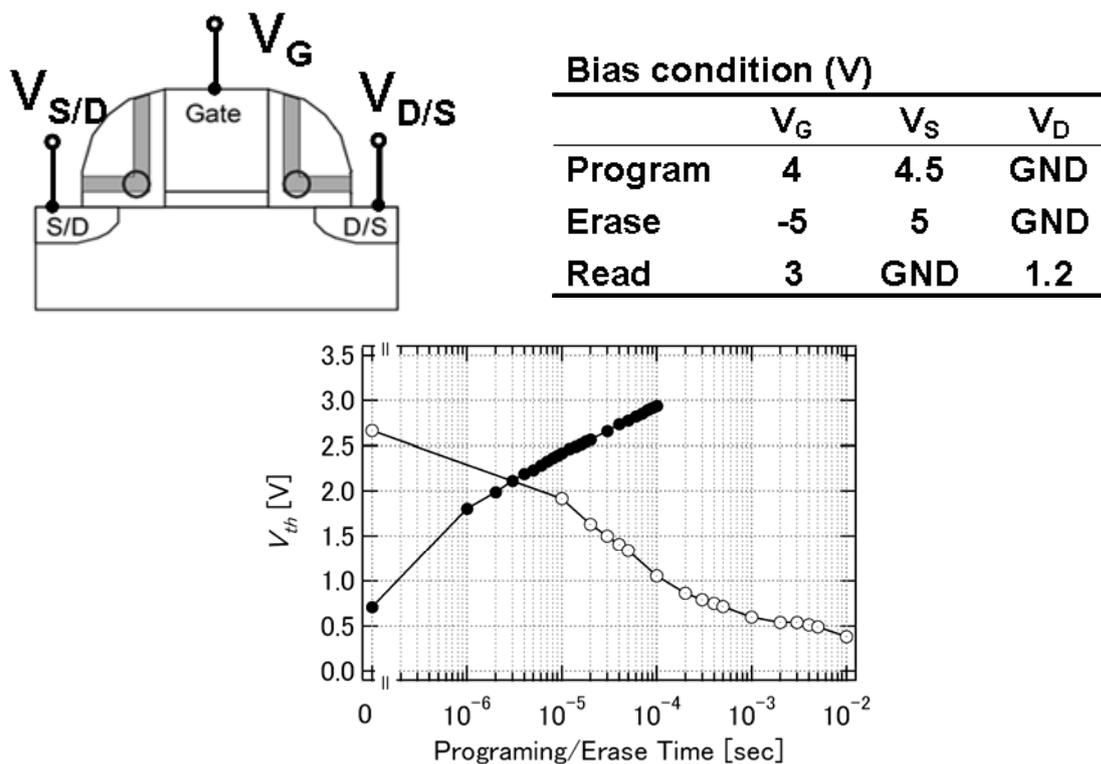


図 4.6 70nm ONO-Sidewall 2-bit/cell 不揮発性メモリのプログラム特性

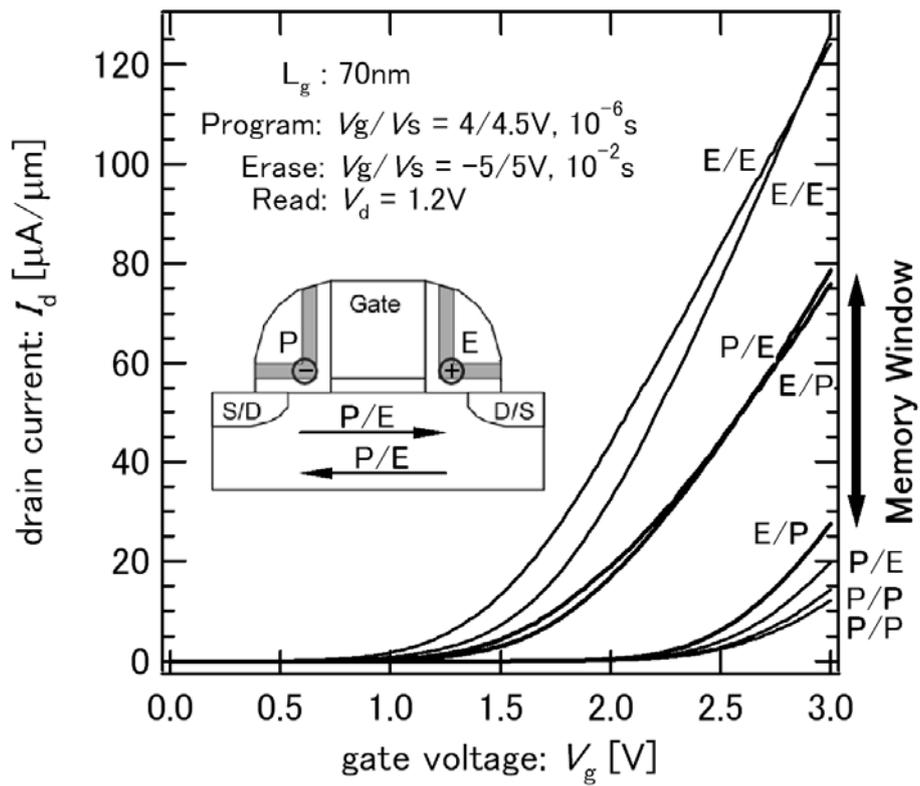


図 4.7 70nm ONO-Sidewall 2-bit/cell 不揮発性メモリの 2-bit 記憶動作

第5章 Si-rich 組成の SiN 膜における電荷捕獲中心の検討

5.1 Si-rich SiN 膜と電荷捕獲中心

第2章でガス流量比の異なる SiN 膜の評価を行い、組成が異なる SiN 膜の常磁性欠陥、エネルギー準位、結合モードについてそれぞれの変化を見出した。従来 SiN 膜の組成変化においては SiN 膜中の窒素が減少するにつれてバンドギャップが縮小することが報告されている²¹⁾。これは、Si-rich 組成の SiN 膜は N-rich の SiN 膜と比較すると Si-N 結合の比率が Si-Si 結合より小さくなり a-Si 構造に近づくようになることから、SiN 膜のバンドギャップ (約 5.1eV) から a-Si のバンドギャップ (1.1 eV 程度) に変化するためだと考えられる。今回測定した LPCVD-SiN 膜、PECVD-SiN 膜の結果からも、Si-rich 組成のサンプルは Si-N 結合、N-H 結合に関するピークが N-rich 組成のサンプルに比べて小さい結果が得られた。以上の結果から、ガス流量比を変えた SiN 膜のバンドギャップが縮小している可能性が示唆される。また、バンドギャップの変化とともにポテンシャル障壁 Φ_B (charge trap potential) についても SiN 膜中の窒素が減少するにつれてポテンシャル障壁が低下することが報告されている²²⁾。ポテンシャル障壁は一般的にトラップ準位の数とトラップするキャリアの数に依存することがいわれている。このことから Si-N 結合が Si-Si 結合より低下することで結合エネルギーの弱い Si-Si 結合が多く存在し、トラップ準位の数が多くなるためだと考えられる。ESR 測定の結果から、Si-rich 組成の SiN 膜は K-center が多く存在することが確認できている。さらに、第4章で得られた Si-rich サンプルのデータ劣化の結果から ESR 不活性の準位の存在も示唆された。この2つの結果から考えても、今回準備したサンプルは Si-rich になるにつれてトラップ準位が増加し、 Φ_B が低下していることが推測される。このように、Si-rich 組成の SiN 膜ではバンドギャップの縮小と Φ_B の低下が言われてきた。しかし、第2章での PL 測定の結果からエネルギー準位がシフトすることを見出した。この準位のシフトについて我々は静電遮蔽型のモデルを用いて検討をおこない、Si-rich 組成における新しいポテンシャルモデルを構築した。

5.2 Si-rich SiN 膜の PL 評価における発光準位低下現象の発見

図5.1に形成条件および形成ガスの異なる SiN 膜の波形分離におけるエネルギー準位のシフトについて示す。上から LPCVD-SiN 膜、PECVD-SiN 膜、 $\text{SiH}_2\text{Cl}_2/\text{NH}_3$ ガスを用いた LPCVD-SiN 膜の PL スペクトルにおいてそれぞれ波形分離した結果、6つのエネルギー準位に分けることができた。それぞれ、valence band から 4.8eV, 4.5eV, 4.1eV, 3.7eV, 近辺に観測された。また、 SiH_4/NH_3 ガスを用いた LPCVD-SiN 膜および PECVD-SiN 膜については 2.3eV, 3.3eV に共通のエネルギー準位を観測した¹⁹⁾。4.8eV, 4.5eV, 4.1eV, 3.7eV, 近辺に観測されたエネルギー準位については、ガス流

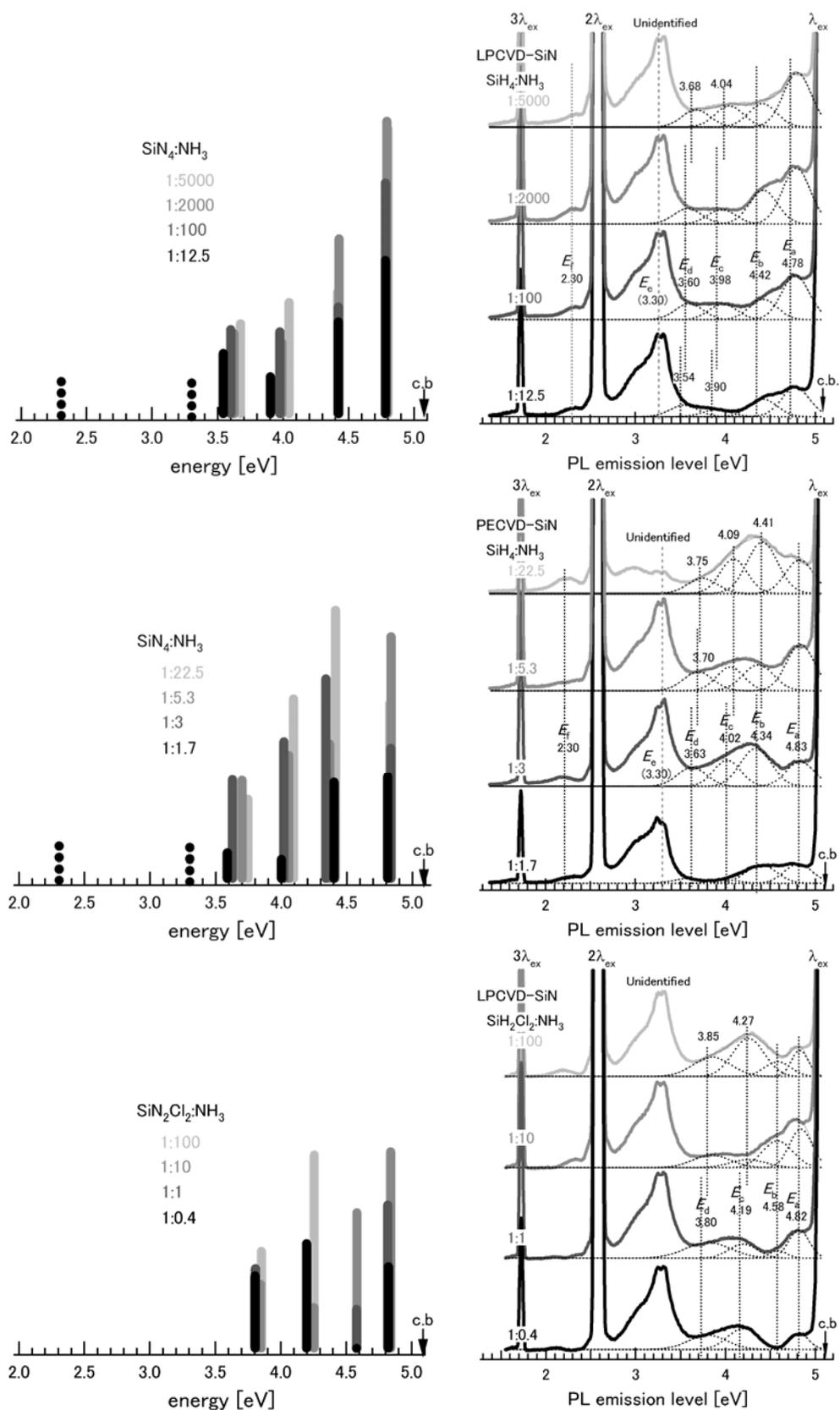


図 5.1 形成法・形成条件の異なる SiN 膜のエネルギー準位
およびガス流量比とエネルギー準位の関係

量比が Si-rich すなわち SiN 膜組成が Si-rich になるにつれて、エネルギー準位が valence band 側にシフトしていることがわかる。特にこの傾向は valence band に近い準位 (4.1eV, 3.7eV) になるほど大きくシフトしていることがわかる。この現象は LPCVD-SiN 膜, PECVD-SiN 膜, SiH₂Cl₂/NH₃ ガスを用いた LPCVD-SiN 膜と異なる成膜方法および成膜ガス条件においても共通に起こることを見出した。このことからエネルギー準位のシフトについては SiN 膜を成膜する上で大きく関わるものが考えられる。不揮発性メモリに強く関わるエネルギー準位は conduction band から深い位置にあると考えられ、この準位は SiN 膜内に存在する K-center が大きく関わっていると考えられている。以上を踏まえて、次に静電遮蔽型のモデル式からトラップ密度の変化による Φ_B の様子を検討する。

5.3 近接する電荷捕獲中心の重なることによるポテンシャル幅拡大モデルの提案

我々は SiN 膜中の Si 組成比によるエネルギー準位のシフトはトラップポテンシャルの重なり効果によると考えられる。そこで、トラップポテンシャルとして静電遮蔽型のモデルを用いて、ポテンシャル重なり効果を示した。図 5.2 に静電遮蔽型をモデルにした Φ_B の導出式とトラップ間距離が異なる場合のポテンシャル障壁 Φ_B の変化およびエネルギー準位のシフトについて示す。トラップ間距離が 3nm のとき ESR 測定サンプル (縦 1.0×横 0.3×膜厚 10⁻⁷cm³) で換算すると欠陥密度は 3.7×10¹⁹cm⁻³ 程度と計算できる。また、同様にトラップ間距離が 5nm のときは欠陥密度がおおよそ 8.0×10¹⁸cm⁻³ になる。この 3nm のときと 5nm のときを比較すると、トラップの接近によってエネルギー準位が valence band 側にシフトする様子がわかる。さらに、今回のモデルを用いた検討では、トラップ間距離の縮小によって Si-rich 組成から起こるポテンシャル障壁 Φ_B の低下を引き起こすことも理解できる。以上から静電遮蔽型のモデルを用いることによって Si-rich-SiN 膜におけるエネルギー準位シフトの様子を示すと同時に、ポテンシャル障壁 Φ_B の低下を示した。ポテンシャル障壁の低下については一般的な報告がなされているがエネルギー準位の valence band 側へのシフトはあまり報告がない。これによって、我々は Si-rich 組成によって起こる SiN 膜のバンドギャップ縮小効果、トラップ間距離の縮小によるポテンシャル障壁 Φ_B の低下に加えて、エネルギー準位の valence band 側のシフトという新しい現象をモデルを用いて見出した。加えて、ポテンシャル障壁 Φ_B の低下はホッピング伝導を生じやすく、捕獲電荷が拡散しやすくなることを意味する。第 4 章の図 4.4 でみられた Si-rich 組成の SiN 膜におけるデータ劣化については、トラップ準位の増加によってトラップ間の距離が短くなり Φ_B が低下して起こったものと考えられる。

$$\phi(r) = -\frac{ae^{\frac{r-c}{b}}}{r-c}$$

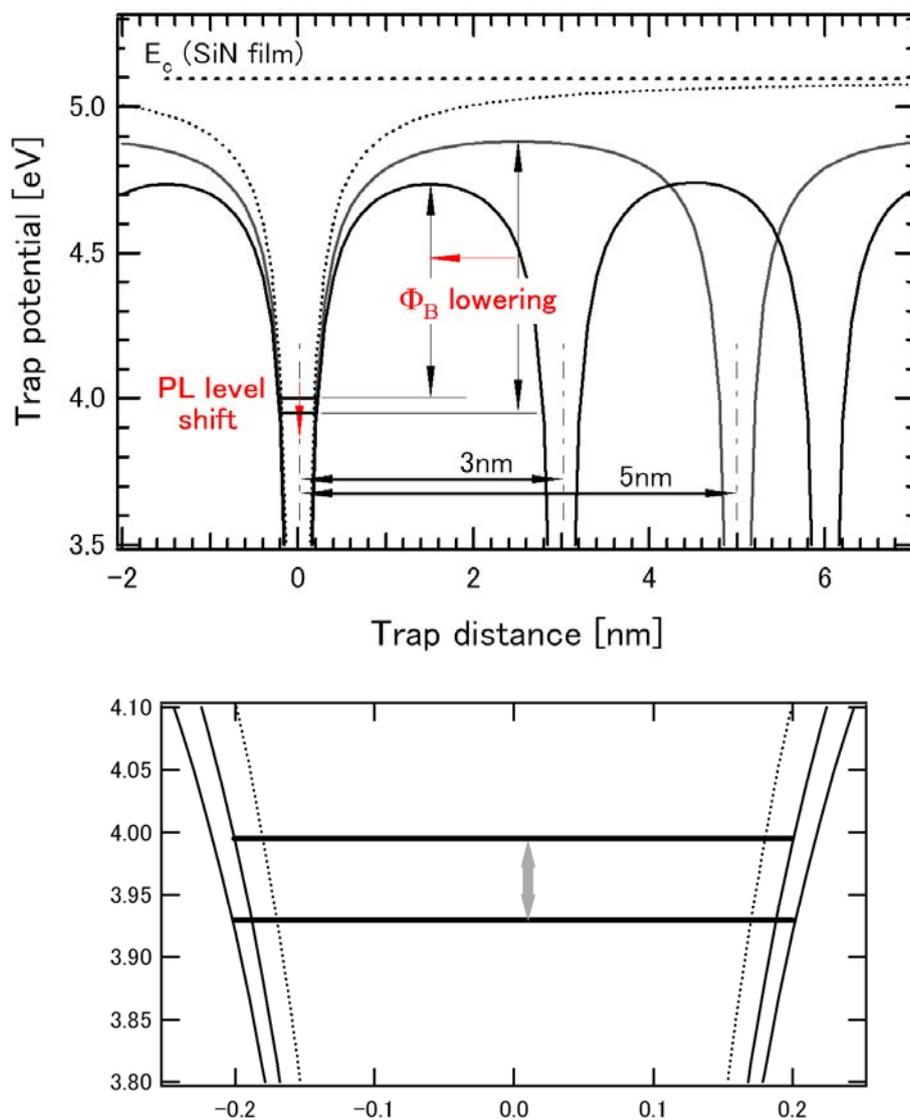


図 5.2 静電遮蔽型モデル式とトラップ間距離の異なるポテンシャル障壁 Φ_B の変化
およびエネルギー準位のシフト。

第6章 SiN 膜の電荷捕獲中心起因の検討

6.1 電荷捕獲中心における 水素終端 (H-Si), 弱結合 (Si-Si) モデル

CVD 法による SiN 膜の成長過程において膜表面の Si 原子は H 終端されていると考えられる。成膜ガスの挿入反応と H 脱離の反応を考慮すると、表面反応しそこなった Si-H 結合は膜中に取り残されることになる。また、ガス流量比の条件によって Si-Si 結合も膜中に存在すると考えられる。これらの結合は従来から常磁性欠陥 (K-center) の候補として挙げられている。SiN 膜を使う不揮発性半導体メモリに深く関わるトラップ中心は、SiN 膜中に存在する K-center であると考えられている。K-center はバックボンドが N 原子からなる Si ダングリングボンド ($N \equiv Si \cdot$) のことを示す。この Si ダングリングボンドの発生起因としては N 空孔である Si-Si 結合の切断 ($N \equiv Si \cdot \cdot Si \equiv N$) および Si-H 結合の水素脱離が考えられている。しかし、両者のいずれが電荷トラップになっているのかのはっきりとした報告はまだなされていない。さらに、第4章の結果から、Si-Si 結合の切断の延長で発生する負の実効的電子相関エネルギー (negative-U $N \equiv Si : Si \equiv N$) にも電荷捕獲の可能性を見出だしている。本研究室の修了生である宍戸譲氏は半経験的分子軌道法を用いた理論的な方法で、この2つの欠陥起因によって発生するトラップ準位の電子の入りやすさと出やすさを比較した^{4,24-26)}。このとき、電子1個の計算は困難なため H 原子1個をおき計算を行うことで代用している。この結果、 $N \equiv Si \cdot$ と $N \equiv Si : Si \equiv N$ トラップを比較すると $N \equiv Si \cdot$ のほうが電子を捕獲しやすい結果が得られ、電子がトラップされた後 ($N \equiv Si :$) も電子が抜けにくい結果が得られた。また、ホールトラップについては $N \equiv Si : Si \equiv N$ トラップのほうがホールをトラップしやすく逃がしにくいという結果が得られている。第4章図4.4のプログラム速度の結果から、K-center が観測されない SiN 膜に閾値電圧のシフトが確認され、negative-U に電子が捕獲されることを考えると、実際に電子トラップとして優れているのは $N \equiv Si \cdot$ であるが $N \equiv Si : Si \equiv N$ トラップにおいても電子を捕獲し、データを保持する役割を持つことが考えられる。このように、電荷捕獲中心が Si-H 結合かもしくは Si-Si 結合に由来するかの検討は非常に困難であることがわかる。しかし、我々は真空ベーク装置を用いた検討を行い水素の挙動による K-center の変化の兆候を見出した。真空ベークを用いた方法と K-center の変化の様子について以下研究結果を述べる。

6.2 SiN 膜内常磁性欠陥への真空ベークおよび紫外線照射の効果

SiN 膜に UV 照射をすると Si-H 結合および Si-Si 結合から発生すると考えられている K-center が顕在化することは第1章および第2章で検証済みである。しかし Si-H 結合は結合が切れて水素が脱離し後も膜内に残留し、再度欠陥に終端することが予想さ

れる。これによって潜在的な K-center は UV 照射でも全て顕在化されていないと考えられる。そこで我々は膜内に存在すると考えられる H を真空状態での加熱によって膜の外に放出した後に UV 照射を行い K-center の顕在化を試みた。サンプルは H が多く存在すると考えられる SiH_4/NH_3 ガスを用いた PECVD-SiN 膜を (100) Si 基板上に堆積したものを準備した。ベーク炉は株式会社デンケン製卓上真空・ガス置換炉 KDF-75, 真空引きはアルバック機工株式会社製, 直結型油回転真空ポンプ G-50DA を使用した。 $1.0 \times 0.3 \text{cm}^2$ のサンプル (膜厚 200nm) を炉の中に入れ, 真空度を約 10Pa まで下げた後に温度を 500°C まで上昇させた。(所要時間約 20min) その後 500°C の状態で 30min 維持した後, 炉の温度を 250°C 付近まで下げた後にサンプルを取り出し, UV 照射を施して ESR 測定を行った。PECVD-SiN 膜の成膜温度は 400°C であるのでベークを 600°C 以降の温度で行うと SiN 膜の構造が変化してしまうと考えて, 500°C でベークを行った。図 6.1 に真空ベーク前後での ESR 信号波形および UV 照射時間と欠陥密度の関係について示す。ESR 信号波形をみるとベーク有りとはベーク無しでは UV 照射後に信号の大きさが大きく異なる結果が得られた。しかし, UV 照射前の信号波形ではベーク後では信号の増大が確認されず, 逆に半値幅の広い膜内欠陥は減少して界面欠陥のみがはっきりと観測される結果となった。UV 照射で増大する K-center ($\text{N} \equiv \text{Si} \cdot$) は Si-H 結合 ($\text{N} \equiv \text{Si} \cdot \cdot \text{H}$) および Si-Si 結合の切断 ($\text{N} \equiv \text{Si} \cdot \cdot \text{Si} \equiv \text{N}$) で発生することが言われている。Si-Si 結合は切断されても SiN ネットワーク上に存在するため真空ベークの影響を受けにくい。一方で Si-H 結合においては結合の切れた H が SiN ネットワークではなく格子間に移動すると考えられる。これによって, 格子間では成膜時に膜内に残った H に加えて Si-H 結合で切れた H も加わることで格子間の H 濃度が増加し K-center に再度終端し易くなる。本実験での真空ベークによって格子間に存在する H が脱離し, 格子間の H 濃度が減少することで K-center への終端が減少したため, 信号の増加が観測されたと考えられる。信号の波形分離 (Lorentzian+Gaussian) を行った結果, 真空ベーク前後のサンプルで 120min UV 照射をしたときの欠陥密度はそれぞれ $1.33 \times 10^{19} \text{cm}^{-3}$ から $1.54 \times 10^{19} \text{cm}^{-3}$ と約 15% 増加する結果となった。

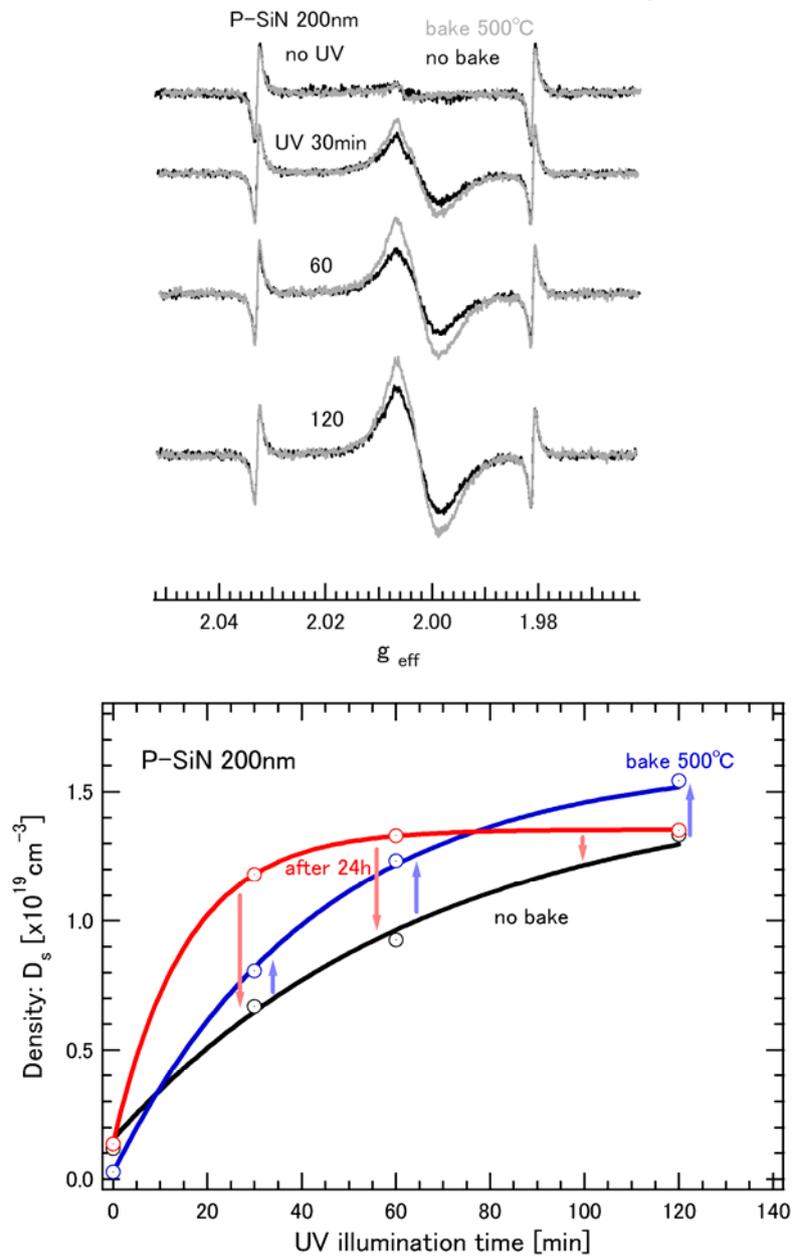


図 6.1 真空バーク前後での ESR 信号波形と UV 照射時間と欠陥密度の関係

6.3 今後の検討の進め方

真空ベーク装置を用いた SiN 膜の検討結果から K-center への水素の挙動について考察できた。さらに、文献^{28,29)}によって SiN 膜からの水素脱離は 500°C から抜け出しはじめ 700°C でピークを迎えることが報告されている。我々の実験結果は 500°C での真空ベークであるため、この報告から判断すると我々の実験ではほとんど水素が脱離していないことが考えられ、550°C、600°C と温度を変化させることで K-center の更なる増加が見込まれる。この温度変化による K-center 増加の傾向をつかむことで、SiN 膜中に潜在する全ての K-center の観測、水素の残留量および UV による水素脱離量から結合強度の算出などが考えられる。さらに図 6.1 の UV 照射時間と欠陥密度の関係のグラフから、UV 照射後 1 日経過したときの信号減衰が観測されている。これによって UV 時間毎の K-center の減衰機構を調べることができ、水素の終端・回帰現象について検討できる。以上の測定によって K-center もとい不揮発性メモリに関するトラップの水素による終端および膜内脱離の詳しい挙動の調査ができるであろうと考えている。

第7章 結言

7.1 本研究のまとめ

各章の検討を通して得た結果は、その末尾に結言として述べてきたが、さらに主なものをここにまとめる。

第1章では、本研究の背景と目的について述べた後に本論文の構成および本研究の水準を書いた。

第2章では、不揮発性半導体メモリの高集積化に伴う SiN 膜の薄膜化と電荷捕獲中心について述べた。膜厚が 20, 35, 100nm と異なる SiN 膜に対して全てのサンプルに対して約 $3.3 \times 10^{18} \text{cm}^{-3}$ の欠陥密度が得られ、膜の中で欠陥が均一に分布をしていることを示した。これによって、SiN 膜は厚く積み上げても薄く積み上げても欠陥の密度を変えることなく成膜できることを見出した。さらに、膜厚が 20, 35, 100nm と異なる SiN 膜に対しても 0.8eV および 1.7eV のピークを検出したことから、膜厚が変化しても同一のエネルギー準位が存在することを見出した。また、Si-N 結合に対応する信号が膜厚に対して顕著に比例している結果が得られ、常磁性欠陥、エネルギー準位および Si-N 組成が一様に分布するという不揮発性半導体メモリの微細化上で有用な知見が得られた。

第3章では、形成法・形成条件を変えた薄い SiN 膜に対して常磁性欠陥、エネルギー準位および結合モードの検討をした。これによって、低温プロセスである PECVD 法を用いても、ガス流量比を調節することで従来の LPCVD 法と同等の K-center 密度が得られることを見出した。さらにエネルギー準位についても全てのサンプルにおいて 3.5~5eV の領域でガス流量比の違いによる変化が観測され 4 つのエネルギー準位に分離できた。PECVD-SiN 膜は Si-H 結合および N-H 結合などの水素が関わる結合が多く、SiN 膜中にある Si-N 結合の緻密さは LPCVD 法のほうが優れていることを見出した。

第4章では SiN 膜内電荷捕獲中心と不揮発性半導体メモリ (NVSM) 特性について述べた。プログラム特性とデータ保持特性から成膜ガス流量比の異なる LPCVD-SiN 膜内欠陥との相関関係を評価し、ガス流量比として 1:100 以下が許容範囲であることを見出した。また、このとき見出した SiN 膜を用いて新規に提案した 180nm 微細加工レベルでのプログラム特性、データ保持特性、書き換え耐性を検討し、非常に高い信頼性を持つメモリとして使用できる可能性を見出した。さらに 70nm 微細加工レベルでの NVSM 基本特性の確認を行った結果、十分なメモリーウィンドウが得られ今回提案した提案メモリが高集積可能な将来有望なメモリであることを示した。

第5章では Si-rich 組成の SiN 膜における電荷捕獲中心の検討について述べた。

Si-rich 組成の SiN 膜において PL 測定の結果から発光準位シフトを見出した。この現象について、静電遮蔽型のモデル式からトラップ密度の変化によるポテンシャル障壁の様子を検討した結果、過剰な Si-rich 組成における SiN 膜内でトラップ間距離の縮小においてポテンシャル障壁およびエネルギー準位のシフトが起こることを示した。

第 6 章では SiN 膜の電荷捕獲中心起因の検討について述べた。500°C, 30min の真空ベーク前後で UV 照射後における K-center 密度が 15% 変化する結果が得られ、この変化は K-center 発生起因 (Si-Si 結合, Si-H 結合) を考慮した結果、膜内に拡散している H が大きく関係していると考えた。

7.2 今後の検討への提案

MNOS 型不揮発性半導体メモリは今後メモリの主流になることが考えられる。そのため研究室では MNOS 型不揮発性半導体メモリの電荷蓄積部にあたる SiN 膜の電荷捕獲中心の検討について行ってきた。宍戸, 川淵氏はデバイスのスケーリングに関わる SiN 膜の膜厚変化における電荷捕獲中心の検討, 篠原, 行天氏はデバイスの広い応用に向けた形成法・形成条件の異なる SiN 膜の電荷捕獲中心の検討を行ってきた。さらに、実際のデバイスに組み込んだ評価と電荷捕獲中心の検討を行い、データ劣化におけるポテンシャル状態を静電遮蔽型のモデルを用いて説明した。しかし、メモリのトラップ準位に最も関わる K-center の発生起因およびトラップ機構については明確にできていない。ただ、第 6 章において真空ベークを用いた測定から K-center の変化を観測できたことや UV 照射後における K-center の減衰などから

- ・ SiN 膜中に潜在する全ての K-center の観測
- ・ 水素の残留量および水素脱離量から結合強度の算出
- ・ UV 時間毎の K-center の減衰機構

以上が検討できると考えられる。これらの検討は K-center 発生起因に大きく関わることを示唆され、SiN 膜の電荷捕獲中心について更なる知見が得られると考える。

参考文献

- 1) 神垣良昭, 南眞一, “MONOS 型不揮発性メモリーの開発” 応用物理 第 71 卷 第 9 号 pp. 1138-1142 (2002).
- 2) 神垣良昭, “MONOS型不揮発性メモリ素子とその実用に関する研究” Waseda University, 1991 博士論文.
- 3) 青笹浩, “MONOS型不揮発性メモリの動作解析と微細化・高性能化に関する研究” Kagawa University, 2007 博士論文.
- 4) 宍戸譲, “シリコン窒化膜不揮発性メモリの高性能化に関する研究” Kagawa University, 2005 修士論文.
- 5) 石谷明彦, 小関史郎, 安藤公一, “薄膜シリコン窒化膜形成技術-量子化学計算によるシミュレーションとプロセス最適化-” 応用物理 第 60 卷 第 11 号 pp. 1131-1135 (1991).
- 6) W. L. Warren, J. Kanicki, F. C. Rong and E. H. Poindexter, “Paramagnetic Point Defects in Amorphous Dioxide and Amorphous Silicon Nitride Thin Films” J. Electrochem. Soc., Vol. 139, 3, pp. 880-888 (1992).
- 7) Y. Kamigaki and S. Minami, “MNOS Nonvolatile Semiconductor Memory Technology: Present and Future” IEICE TRANS. ELECTRON., Vol. 84-C, 6, pp. 713-723 (1997).
- 8) W. L. Warren, J. Kanicki and E. H. Poindexter, “Paramagnetic Point Defects in silicon nitride and Silicon oxynitride thin films on silicon” Phys. Chem., Vol. 115, pp. 311-317 (1996).
- 9) H. Matsuura, M. Yoshimoto and H. Matsunami, “Discharging Current Transient Spectroscopy for Evaluating Traps in Insulators” Jpn. J. Appl. Phys., vol. 34, pp. 185-187 (1995).
- 10) H. Aozasa, I. Fujiwara, A. Nakamura and Y. Komatsu, “Analysis of Carrier Traps in Si₃N₄ in Oxid/Nitride/Oxide for Metal/Oxide/Nitride/Oxide/Silicon Nonvolatile Memory” Jpn. J. Appl. Phys., vol. 38, pp. 1441-1447 (1999).
- 11) I. Jonak-Auer, R. Meisels and F. Kuchar, “Determination of hydrogen concentration of silicon nitride layers by Fourier transform infrared spectroscopy” Infrared Phys., Vol. 38, pp. 223-226 (1997).

- 12) 行天俊裕, “紫外線照射により増大するSiN膜内の常磁性欠陥と発光中心” Kagawa University, 2008 学士論文.
- 13) 菅井秀朗, 大江一行, “インターユニバーシティIU プラズマエレクトロニクス” オーム社, 2000.
- 14) J. Sato, M. Muroyama, A. Kawashima and H. Kito, “Formation of interlayer dielectric films by NH₃ added H₂O/TEOS plasma CVD” Technical report of IEICE. SDM, Vol. 93, 301, pp. 41-46 (1993).
- 15) Y. Nakata T. Itoga, T. Okamoto, T. Hamada and Y. Ishii, “Low Temperature Gate Insulator for High Performance TFT-LCDs by Combination of Photo Oxidization and PECVD” シャープ技報 第80号 pp. 31-35 (2001).
- 16) T. C. chang, S. T. Yan, P. T. Liu, C. W. Chen, Y. C. Wu and S. M. Sze, “Study on SONOS Nonvolatile Memory Technology Using High-Density Plasma CVD Silicon Nitride” Electron. Lett., Vol. 7, 6, pp. G113-G115 (2004).
- 17) H. Kakiuchi, Y. Nakahana, H. Ohmi, K. Yasutake, K. Yoshii and Y. Mori, “Correlation between Deposition Parameters and Structures of the SiN_x Films Deposited at Extremely High Rates by Atmospheric Pressure Plasma CVD” 精密工学会誌 Vol. 70, 7, pp. 956-960 (2004).
- 18) S. Minami and Y. Kamigaki, “Investigation of Charge Trapping Centers in LPCVD Si₃N₄ Thin Films” IEIC Trans. Electron. Vol. J77-C-II, pp. 564-571 (1994).
- 19) H. Aozasa, I. Fujiwara and Y. Kamigaki, “Analysis of Carrier Traps in Silicon Nitride Film with Discharge Current Transient Spectroscopy, Photoluminescence, and Electron Spin Resonance” Jpn. J. Appl. Phys., vol. 38, 9A, pp. 5762-5766 (2007).
- 20) S. Minami and Y. Kamigaki, “New scaling guidelines for MNOS nonvolatile memory devices” IEEE Trans. Electron Devices Vol. 38, pp. 2519-2526 (1991).
- 21) R. Karcher, L. Ley and R. L. Johnson, “Electronic structure of hydrogenated and unhydrogenated amorphous SiN_x (0 ≤ x ≤ 1.6):A photoemission study” Phys. Rev. B Vol. 30, pp. 1896-1909 (1991).
- 22) W. R. Harrell and J. Frey, “Observation of Poole–Frenkel effect saturation in SiO₂ and other insulating films” Thin Solid Filma Vol. 352, pp. 195-204 (1991).

- 23) S. Habermehl and R. T. Apodaca, "Correlation of charge transport to intrinsic strain in silicon oxynitride and Si-rich silicon nitride thin films" *Appl. Phys. Lett.* Vol. 30, pp. 1896-1909 (1991).
- 24) 石谷明彦, 大下祥雄, 高田俊和, "分子軌道法を用いたシリコン気相成長に関する理論的思考" *応用物理* 第 57 卷 第 7 号 pp. 1022-1034 (1988).
- 25) S. Koseki and A. Ishitani, "Theoretical Investigation on the Reactions of Dichlorosilane with Ammonia" *Bull. Chem. Soc. Jpn.*, Vol. 65, pp. 3174-3176 (1992).
- 26) V. A. Gritsenko, Y. N. Novikov, A. V. Shaposhnikov and Y. N. Morokov, "Numerical Simulation of Intrinsic Defects in SiO₂ and Si₃N₄" *Semiconductors*, Vol. 35, 9, pp. 997-1005 (2001).
- 27) D. Benoit, J. Regolini, P. Morin, "Hydrogen desorption and diffusion in PECVD silicon nitride. Application to passivation of CMOS active pixel sensors" *Microelectronic Engineering*, Vol. 84, pp. 2169-2172 (2007).
- 28) Y. Saito, T. Kagiya and S. Nakajima, "Thermal Expansion and Atomic Structure of Amorphous Silicon Nitride Thin Films" *Semiconductors, Jpn. J. Appl. Phys.*, vol. 42, part2 10A, pp. L1175-L1177 (2003).

謝辞

本研究の遂行と本論文の作成にあたって、終始丁寧なご指導を頂きました指導教官の神垣良昭教授に心より感謝の意を表します。本研究の遂行にあたってサンプルの提供および国内、国際会議発表および論文投稿において議論して頂きましたシャープ株式会社、中野雅行氏、同じく国際会議および国内学会発表において測定サンプルを提供して頂いたソニー株式会社青笹浩博士に深く御礼申し上げます。FT-IR 装置を利用させて頂きました、小川一文教授、装置の使用法を丁寧に指導して頂いた小川研究室の大西正悟氏、結果について議論して頂いた同研究室の瀬尾英志氏、高井惇氏、則安紘亨氏に深く御礼申し上げます。

High-K 膜の研究においては、サンプルの提供をして頂いた株式会社ルネサステクノロジ、由上二郎氏、水谷斉治氏に深く御礼申し上げます。さらに日本電子データム株式会社の満森昭雄氏には装置のメンテナンスをして頂き深く御礼申し上げます。また装置のコンピューター制御に関しましてご指導していただいたラジカルリサーチ株式会社の真名正志氏に深く御礼申し上げます。真空ベーク装置を使用させて頂いた、品川一成助教授、に深く御礼申し上げます。

神垣研究室においても、データ処理について助言を頂いた武内祐也氏、平田聡氏、橋本真希氏、山本祐輝氏、共同研究により PL データを提供して頂いた篠原憲晃氏、FT-IR データを提供して頂いた行天俊裕氏、学会発表を行うにあたって有益な議論をして頂いた安藤慎一郎氏、丹原健治氏、測定データの結果について議論して頂いた塩谷宏光氏、三藤裕之氏、異なる研究分野の視点から有益な議論をして頂いた泉敬史氏、高木秀司氏、森川瞳氏には深く御礼申し上げます。

終わりに、6年間指導して頂いた材料創造工学科教授各位および研究環境を提供して頂いた香川大学工学部関係者に深く御礼申し上げます。

付録 A ハフニウム系高誘電率 (high-K)

ゲート絶縁膜材料の ESR 評価

A-1 背景

ブロードバンドの普及に伴い、画像情報や音楽情報の通信環境が整備され、パソコンや携帯情報端末で扱う情報量は益々増大しており、社会が情報化をどんどん進めることにより、あらゆる機器にも情報化対応が求められ、情報機器の頭脳となるシステム LSI (Large Scale Integration: 半導体集積回路) には、一層の高速化・低消費電力化が求められている。半導体集積回路の微細化、高集積化 (情報処理密度を高める) を今後も維持し続けていくには、トランジスタが数 nm まで小さくする必要がある。その中でも集積回路の中で電流を制御する役割を果たすトランジスタのゲート絶縁膜を 1nm 以下に薄くする必要がある。従来使用してきた酸化シリコンはゲート絶縁膜の理想的な材料として使用されてきた。ゲート絶縁膜の厚さもここ数年までに、約 1.2nm まで微細化することに成功を収めている。しかし、酸化膜の厚さを薄くすると量子力学的なトンネル効果で電流が通り抜けてしまい、動作速度の低下や消費電力の増加が生じてしまう。今後の更なる微細化、高集積化を進めていくと、絶縁膜が原子レベルにまで薄くなるため、これ以上の微細化は困難となる。そこで、ゲート絶縁膜に全く新しい材料や作成プロセスを導入する必要がある。これを解決するのに、新しい材料として高誘電率材料を用いることが考えられている。高誘電率材料を用いることで、厚い膜でも従来の酸化シリコン膜を薄くしたことと同等に考えられるため、ゲート絶縁膜の問題を解決する大きなものとして現在盛んに研究が行われている A1~3)。

酸化シリコン膜は誘電特性に優れた材料であるうえに、シリコン基板およびポリシリコン・ゲート電極との相性がよいなど、絶縁膜としては非常に優れた材料特性を持っている。高誘電率 (high-K) 材料にしても誘電率に関して言えば、ハフニウム (Hf) やジルコニウム (Zr) を用いた酸化物は優れた特性を示しますが、現実のデバイスとして必要不可欠な信頼性については、これらの化合物はゲート電極のポリシリコンとの相性がよくないことなどの、いくつかの問題が挙げられている。また、シリコン基板上に high-K 材料を堆積するとシリコン基板側が酸化され、界面に薄い SiO₂ 膜が形成される。これは SiO₂ 換算膜厚を増加させるという欠点でもあるが、一方で high-K 材料を直接堆積したときに問題になる、移動度の減少を軽減できる可能性も示唆されている。このように、high-K 材料を用いるときには界面のコントロール、high-K 材料自身の膜質のコントロールが必要となる。今回の実験では、実用化に向けた信頼性を考えるにあたっての一つの事柄として、大きな問題となっている high-K 材料の膜内欠陥とシリコン基板と high-K 材料膜の界面欠陥を電子スピン共鳴法 (ESR) を用いて評価する。また、測定サンプルとして将来有望と考えられている A4~6) ハフニウム系の高誘電率材料ゲート絶縁膜を評価する。

A-2 high-K 絶縁膜の膜内欠陥の検討

測定サンプルと ESR 測定条件

最初の実験では ESR 測定サンプルとして、(100) Si 基板に高誘電率材料膜を堆積する前の before depo 膜と、before depo 膜に HfSiO₂ 膜をそれぞれ 13nm, 23nm と堆積した膜の、3 種類の膜を準備した。before depo 膜は、(100)Si 基板上に約 500℃のドライ酸素 (O₂) を加えて表面処理を済ませた膜である。ドライ酸素を加えた表面処理をおこなったため、(100) Si 基板上に約 10Å 強の SiO₂ 膜が堆積していると考えられる。HfSiO₂-13nm の膜は before depo 膜に堆積したため、Si 基板から順に SiO₂ (1nm) -HfSiO₂ (13nm) 膜で構成されている。HfSiO₂-23nm の膜も HfSiO₂-13nm と同様の構造である。高誘電率 (high-K) 膜の ESR 信号は世界でも報告はあまり見られていないため、ESR 測定における適切な測定条件を確認して high-K 膜の ESR 信号波形を検討する必要がある。測定サンプルの寸法はマイクロ波の共振特性が得られる 1.0×0.3 (cm) の大きさに決める。次にマイクロ波パワーと信号の依存性を調べ、ESR 信号の飽和性を確認する。マイクロ波パワーを 0.1mW, 0.4mW, 1.6mW, の条件で ESR 測定を行い、それぞれの信号強度が 0.1mW~1.6mW の領域でマイクロ波パワーのルートに比例しているかを判断し ESR 信号の飽和性を確認する。このとき、マイクロ波パワー条件で 1.6mW 以上の測定を行うと、装置のゼロ点を調整できないことや測定波形に乱れが生じるため、0.1mW~1.6mW のマイクロ波パワー領域で飽和性の確認を行う。このときの磁場変調は一般的に用いられている 0.2mT の条件に決める。また、ESR 装置から発生する装置固有の波形を低減し、サンプルの信号感度を増すために ESR 測定を 36 回繰り返してその平均をとる。

図 A.2 左にマイクロ波パワーが 0.1mW, 0.4mW, 1.6mW の ESR 測定結果を示す。ESR 測定サンプルは HfSiO₂-23nm を用いて測定をした。

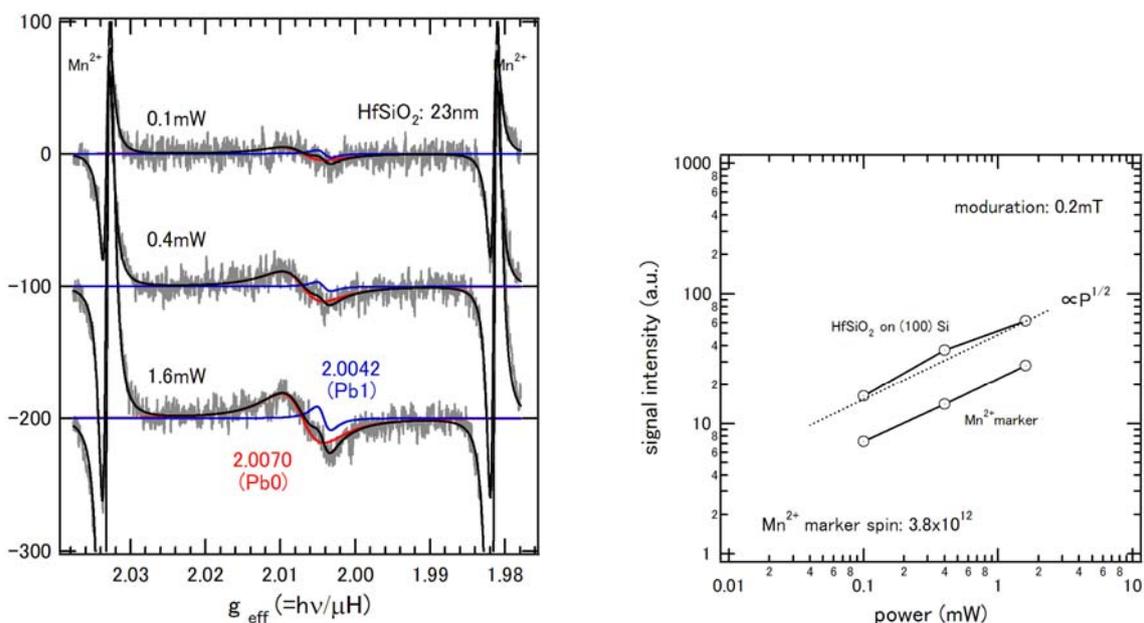


図 A.2 HfSiO₂ 膜の ESR 信号波形とマイクロ波パワー依存性

横軸の単位は g 値と呼ばれる ESR 装置固有の値でどのような磁場で共鳴が観測されたかを表す因子であり物質の電子状態を探る重要な手がかりになる。図 A.2 右には縦軸に信号強度、横軸にマイクロ波パワーをそれぞれ対数で表す。線形性確認の参考として HfSiO_2 膜の信号強度の他に、 Mn^{2+} マーカーの信号強度もプロットする。このグラフから HfSiO_2 膜の信号強度は $0.1\text{mW}\sim 1.6\text{mW}$ の領域でマイクロ波パワーのルートに比例した線形性を示していることが確認できる。以上の結果から、信号の飽和性を示さなかったため以後 0.4mW の測定条件で今後の ESR 測定を行う。これは、 HfSiO_2 膜内に存在すると考えられる常磁性欠陥は非常に小さな信号のためにマイクロ波パワーを可能な限り低い状態で測定を行うことが好ましいと考えるためである。

紫外線 (UV) 照射による ESR 信号

HfSiO_2 膜内の常磁性欠陥の顕在化を試みてサンプルに紫外線を照射した。UV 照射は SiN 膜に対して終端水素の脱離、さらに非晶質構造内の弱い結合の切断を引き起こし膜内性欠陥の顕在化が見られたため、 HfSiO_2 膜に対しても同様に UV 照射を施して、膜内の潜在的常磁性欠陥の顕在化を試みた。紫外線は波長 254nm (約 4.8eV)、パワー $15\text{mW}/\text{cm}^2$ のものを使用して 240min 照射した。図 A.3 は HfSiO_2 膜厚の異なるサンプルに UV を照射する前の ESR 信号波形と UV 照射を施した後の ESR 信号波形を示す。before depo 膜は HfSiO_2 膜が堆積していないため、UV はシリコン基板界面に作用したと考えられる。図 A.3 から ESR 信号波形の顕著な増大が見られないため、界面常磁性欠陥 ($\text{Si}\equiv\text{Si}\cdot$) は UV 照射により変化が見られないことがわかる。一方、 HfSiO_2 -13nm, 23nm の膜は UV が HfSiO_2 膜に作用していると考えられるが、UV 照射による ESR 信号の増大は見られない。

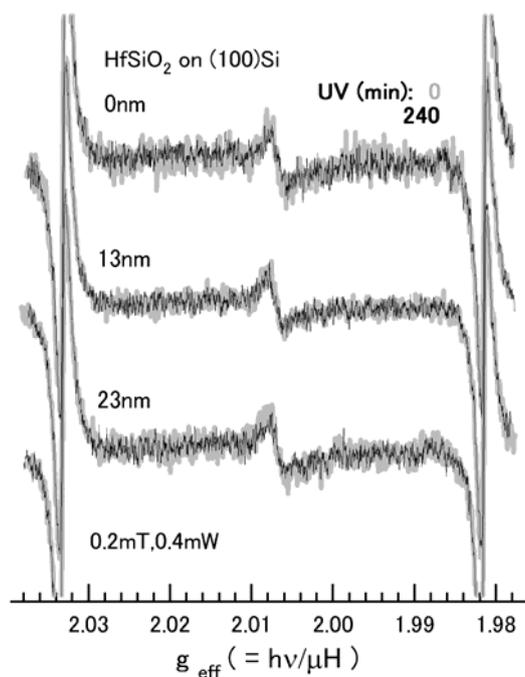


図 A.3 異なる HfSiO_2 膜厚の ESR 信号波形と UV 照射効果

真空ベークによる ESR 信号

膜内常磁性欠陥の顕在化を試みとして、真空ベークを行う。真空ベークの行程として、以下の手順を進める。圧力を約 -0.1MPa ほどまで下げた後に常温から 100°C まで上昇させる。 100°C 以降は、毎時間 100°C の勾配で温度が上昇する。このとき、2 時間ごとに温度の上昇と真空度の維持を確認する。 1000°C に到達後は 1000°C を 10min 維持して、毎時間 100°C の勾配で温度を下げる。真空ベークの長所として注目する点は、水素原子の大気中への脱離である。 1000°C の熱エネルギーを与えることで、 HfSiO_2 膜生成の際に不純物としてできる水素原子との結合が切れ、結合が切れた水素が減圧下の真空状態中により大気中に飛んでいく。 HfSiO_2 膜に UV 照射を施したときは脱離した水素が再度結合したと考え、より顕著に水素の脱離を行うであろう真空ベークを行う。図 A.4 に HfSiO_2 膜厚の異なるサンプルに対する真空ベーク前後での ESR 信号波形を示す。before depo 膜については真空ベーク前とベーク後では、ESR 信号の大きな減衰が見られる。before depo 膜は HfSiO_2 膜が堆積していないため、真空ベークが界面欠陥に大きな影響を与えることがわかる。これは 1000°C , 10min のエネルギーにより界面常磁性欠陥に膜内の不純物が結合したか、もしくは未結合手を持つ界面の Si 常磁性欠陥が互いに結合し構造の変化を起こしたと考えられる。 HfSiO_2 -13nm, 23nm の膜についても同様に、ESR 信号の大きな減衰がみられるが、これは界面欠陥の減衰の影響であると考えられる。この 2 つのサンプルは、before depo 膜と比較すると信号が存在しているようにみえるが、個々の信号波形をみると、ESR 装置が固有に発するノイズレベルの信号であることもまた確認できる。

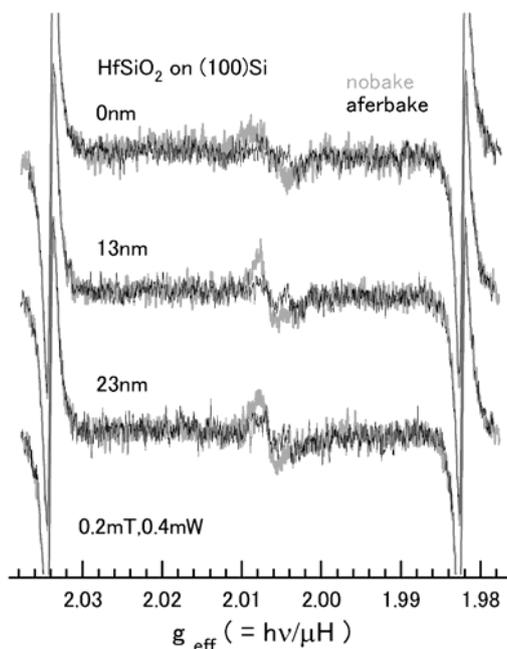


図 A.4 異なる HfSiO_2 膜厚の ESR 信号波形と真空ベーク効果

A-3 high-K 絶縁膜の界面欠陥の検討

測定サンプルと磁場の角度変化による ESR 信号

次に、ESR 信号の異方性を調べるために測定サンプルとマイクロ波磁場との角度変化を行い、ESR 信号波形の角度依存性を確認した。図 A.5 は UV 照射前後におけるサンプルの磁場内角度を 0° 35° 55° 90° と変化させた ESR 信号波形を示す。各々の角度がそれぞれ 0° (100), 35° (211), 55° (111), 90° (011) とシリコン基板の結晶面に対応している。また、UV 照射によって顕在化される信号は等方性信号であるので、マイクロ波磁場に影響されず、常に決まった g 値に信号が検出されることから、界面欠陥の信号に埋もれて観察できない状態でも角度変化をすることで膜内信号の道程ができる。そこで HfSiO_2 膜を堆積させたサンプルに対して角度変化を行い信号測定したを試みたが、異方性を示す基板と HfSiO_2 膜との界面欠陥のみが観測される結果となり等方性を持つ膜内欠陥の ESR 信号は確認できなかった。以上の結果から UV 照射における膜内信号の顕在化を行うことはできなかった。

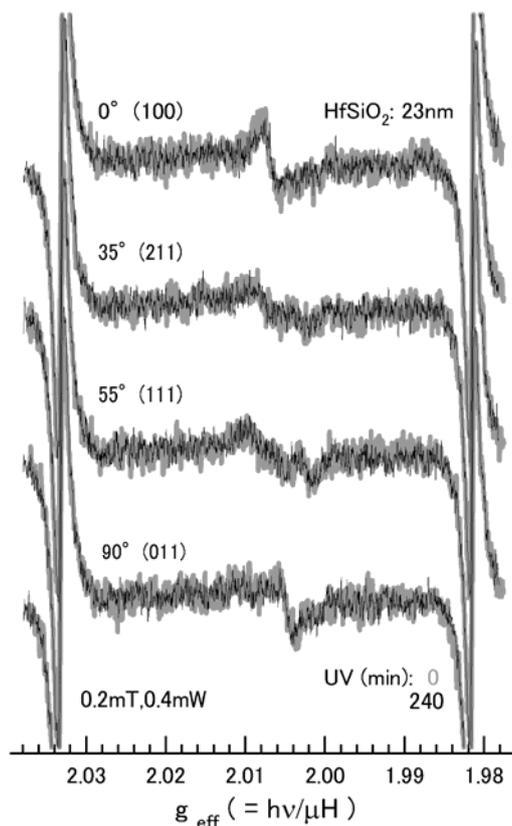


図 A.5 HfSiO_2 膜の角度変化による ESR 信号波形

プロセス途中および様々なプロセス処理における ESR 信号波形の変化

HfSiO₂ 絶縁膜の適用によりキャリアの移動度の低下やフラットバンド電圧の大きな変化など従来の絶縁膜を MOSFET に適用した場合には見られない現象が問題になっている。これらに対して成膜過程でプロセス処理を行い，問題を解決する試みが現在行われている^{A7~10}。そこで HfSiO₂ 膜に対して様々なプロセス処理を施したサンプルの ESR 測定を行い欠陥の評価を行った。図 A.6 にプロセス途中および様々なプロセス処理による ESR 信号波形を示す。プロセス途中については pre-cleaning と before-depo 膜を，プロセス処理については High-K depo, O₂anneal, N₂anneal, O₂anneal+Low-F dose, O₂anneal+High-F dose, O₂anneal+plasma nitridation の計 8 つのサンプルについて評価した。pre-cleaning と before-depo 膜については，High-K 膜を堆積させたときに界面に変化があるかを調べるために準備したが，before-depo 膜と High-K depo 膜で際立った信号の変化は見られなかった。プロセス処理についても，窒素添加には金属酸化物に存在する酸素欠陥準位をバンドギャ

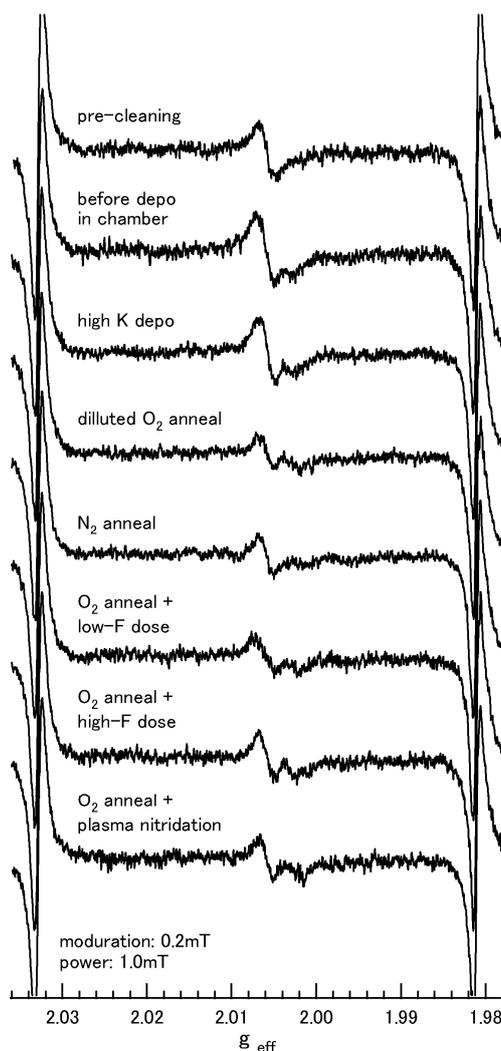


図 A.6 HfSiO₂ 膜堆積手法における
プロセス途中および様々なプロセス処理による ESR 信号波形

ップから消滅させ準位を介したリーク電流を抑制する効果があるといわれている^{A10)}。また、絶縁膜にフッ素を導入することでNBTIが改善されることも報告されている^{A7)}。このような報告からO₂anneal, N₂anneal, F doseを施したサンプルの界面欠陥の様子を観察した。プロセス処理を施した全てのサンプルのESR信号波形はHigh-K depoと比較して小さくなる結果が得られた。このことより、欠陥の評価からO₂anneal, N₂anneal, F doseのプロセス処理についてSiダングリングボンドの終端が考えられるが、酸素、窒素、フッ素のそれぞれがどのような振る舞いをして界面欠陥が減少したかについては詳しく検討できていない。しかし、界面欠陥の変化が観測できたことは事実であるため、今後の測定でその減少について詳しく検討する。また、同研究室内でバイアス温度ストレス試験によって界面欠陥の変化が観測されているので、これらのHfSiO₂膜についてバイアス温度ストレス試験を行い、それぞれのプロセス処理における界面欠陥のバイアスによる影響を調べることも考えている。以上の課題そして新たな実験については同研究室内の後輩に引き継ぐ予定である。

A-4 結論

HfSiO₂膜の ESR 測定条件の確認

- ・ (100)Si 基板上に堆積した膜厚の厚い HfSiO₂ 膜の ESR 信号を観測した.
- ・ 観測された ESR 信号の線形性をマイクロ波パワー依存性によって確認し, HfSiO₂ 膜の ESR 測定に適した条件を決めた.

HfSiO₂膜内常磁性欠陥の検討

- ・ (100)Si 基板上に堆積した HfSiO₂ 膜に 240min の UV 照射を行い膜内欠陥の顕在化を試みるが, ESR 信号の変化はなく UV による顕在化はみられなかった.
- ・ UV 照射以外に潜在欠陥の顕在化を試みる方法として真空ベークを行うが, ESR 信号の増大はみられず, 逆に ESR 信号の減衰が確認された.
- ・ 測定サンプルを ESR 掃引磁場に対して角度変化させても, 等方性信号とみられる信号は観測されず, 界面信号のみが確認された.

HfSiO₂膜と (100) Si 基板との界面常磁性欠陥の検討

- ・ before depo 膜に対して UV 照射を施しても ESR 信号の変化はみられないため, Si 基板上の界面信号である Pb center は UV のエネルギーでは影響が出ないと考えられる.
- ・ Si 基板界面信号に対して真空ベークをおこなうと, ESR 信号の減衰がみられたため 1000°C, 10min のエネルギーにより界面常磁性欠陥に膜内の不純物が結合したか, もしくは未結合手を持つシリコンが互いに結合したと考えられる.
- ・ HfSiO₂膜に対して様々なプロセス処理を施したサンプルの ESR 測定を行った結果界面欠陥の減衰が観測された. このことから, O₂anneal, N₂anneal, F dose のプロセス処理について Si ダングリングボンドの終端が考えられ, 界面特性の改善が行われていることが示唆される.

A-5 参考文献

- A-1) K. Nakajima, M. Zhao, M. Suzuki, K. Kimura, M. Uwmatsu, K. Torii, S. Kamiyama, Y. Nara, K. Yamada, K. Tachi, K. Kakushima and H. Iwai “Characterization of interfaces between ultrathin high-k dielectric films and Si(001) by high-resolution RBS/ERD” Technical report of IEICE. SDM, Vol. 106, 417, pp. 31-36 (2006).
- A-2) Y. yoshioka and Y. Omura, “Analysis of Underlapped Single-Gate Ultrathin SOI MOSFET with High-k Gate Dielectric : characteristic advancement and suppression of dispersion” Technical report of IEICE. SDM, Vol. 106, 257, pp. 31-36 (2006).
- A-3) T. Enomoto, M Takanayagi, S. Sato, K. Nii, M. Hamada, T. Hase, J. Yugami and A. Nishiyama, “High-k Gate Dielectrics : The Messiah of Gate Leakage Problem” Technical report of IEICE. SDM, Vol. 105, 233, pp. 71 (2005).
- A-4) T. Kaneshima, K. Ikeda, T. Tada, M. Sohgwawa and M. Okuyama, “Characterization of Defects in HfO₂ by ESR” Technical report of IEICE. SDM, Vol. 104, 135, pp.43-48 (2004).
- A-5) N. Umezawaa, K. Shiraishia, T. Ohnoa, M. Boerob, H. Watanabea, T. Chikyowa, K. Toriid, K. Yamabea, K. Yamadaa and Y. Narad, “Unique behavior of F-centers in high-k Hf-based oxides” Physica B, Vol. 376-377, pp. 392-394 (2006).
- A-6) M. Sohgwawa, T. Kaneshima, M. Yoshida, T. Tada, M. Okuyama and A. Fujimoto, “Characterization of Fixed Charge in High-k Dielectric Thin Film by Photoreflectance” Technical report of IEICE. SDM, Vol. 104, 510, pp.25-30 (2004).
- A-7) S. Tsujikawa, H. Umeda, T. Kawahara, Y. Kawahara, K. Shiga, T. Yamashita, T. Hayashi, J. Yugami, Y. Ohno and M. Yoneda, “A Simple Approach to Optimizing Ultra-thin SiON Gate Dielectrics Independently for n- and p-MOSFETs” Technical report of IEICE. SDM, Vol. 105, 541, pp.25-30 (2006).
- A-8) S. inuyama, K Sekine, S. Niwa, A. Kaneko, M. Sato, T. Watanabe, H. Fukui, Y. Kamata, M. Koyama, A. Nishiyama, M. Takayanagi, K. Eguchi and Y. Tsunashima, “Fabrication of HfSiON Gate Dielectrics by Plasma Oxidation and Nitridation, Optimized for Low Power CMOS Applications” Technical report of IEICE. SDM, Vol. 103, 148, pp.17-21 (2003).
- A-9) Y. Shimamoto, J. Yugami, M. Inoue, M. Mizutani, T. Hayashi and M. Yoneda, “Work-function engineering of poly-Si gate by Fermi pinning and its impact on low power CMOSFET” Technical report of IEICE. SDM, Vol. 106, 108, pp.31-35 (2006).
- A-10) R. Hasunuma, T. naito, S. inuyama and K. Yamabe, “Nitrogen Concentration Dependence on Electrical Characteristics of HfSiON Dielectric Film” Technical report of IEICE. SDM, Vol. 106, 108, pp.113-117 (2006).

付録 B TEOS-SiO₂膜内欠陥の ESR 観察

B-1 背景

TEOS-SiO₂膜は高い絶縁性や低い成膜温度 (250~450°C), さらにはステップガバレッジが良い性質を持つことから LSI に組み込まれる配線間の層間絶縁膜^{B-1,2)}に広く使われてきた. しかし, 近年では, 液晶ディスプレイに組み込まれている薄膜トランジスタ (TFT: thin film transistor) のゲート絶縁膜やパッシベーション膜に使用されている^{B-3,4,5)}. TFT の液晶ディスプレイへの応用が 1970 年代に提唱され, そして 1980 年代に半ばに高温ポリ Si TFT パネルを用いた小型カラーテレビを石英基板で実用化させた. 1980 年代後半には TFT パネルを用いたカラーテレビが実現化された. 現在 TFT 液晶ディスプレイは, ノートパソコンやカメラ等の多くの製品に応用され, ディスプレイデバイスに大きく関与している. 従来 TFT は 1000°C 以上のプロセス温度が必要な高温ポリ Si TFT の小型パネルで実用されてきた. しかし, 大型パネルに使用するには, 高価な石英基板の使用する他, 様々な点でコストが非常に高くなってしまふ. その対処法のひとつとして, 安価なガラス基板を使用する低温多結晶シリコン (poly-Si) が進められてきた. 低温 poly-Si TFT はガラスのためプロセス最高温度が約 600°C 以下に制限される. そのため, 大型基板に 600°C 以下の低温で良質の poly-Si TFT を作るための活発な研究開発が行われている. そこで, 低温 poly-Si TFT に有用な技術の一つとしてゲート絶縁膜の成膜法として, TEOS (テトラエトキシオルソシリケート) を原料とする Plasma Enhanced Chemical vapor deposition (PECVD) 法を用いた低温でのプロセスが注目を浴びている^{B-2,6)}. TEOS は 700°C 以上で熱分解を起こすが PE-CVD 法を用いることで, 堆積温度を 350°C まで下げることができ, 従来の酸化膜より緻密で表面の被覆性に優れた膜を堆積できる. これによって, poly-Si TFT のゲート絶縁膜として PECVD 法を用いた TEOS-SiO₂膜が広く使われている. しかし, 現在では poly-Si TFT の高性能化の問題の一つとして, 界面準位密度のバラツキが大きいことが上げられ, 界面特性の改善が求められている^{B-5)}.

TEOS-SiO₂膜の研究は層間絶縁膜からゲート絶縁膜の視点までデバイス特性などが幅広く行われている^{B-7~13)}. しかし, 膜内欠陥及び界面欠陥の欠陥密度や欠陥構造の報告は非常に少ない. そこで, 本研究では PE-CVD 法で成膜された TEOS-SiO₂膜のゲート絶縁膜について, 微細化を考慮した膜厚依存性および高信頼性の検討を電子スピン共鳴法 (ESR) と Fourier Transform InfraRed spectrometer (FT-IR) 法を用いた欠陥密度と結合モードから評価をおこなう. さらに, 薄い TEOS-SiO₂膜に対してバイアス温度ストレスを加えて欠陥の挙動を観察する.

B-2 測定サンプル

本研究では (100) Si 基板上に TEOS (テトラエトキシオルソシリケート: Si(OC₂H₅)₄) ガスと O₂ガスの反応により堆積した膜厚の異なるサンプルとガス流量比の異なるサンプルの大きく 2 種類の TEOS-SiO₂膜について ESR 評価を行う. 膜厚依存性による TEOS-SiO₂

膜の欠陥を検討するために膜厚が 50, 100, 150, 200nm の 4 つのサンプルを準備した。一方で膜組成の違いによる欠陥の変化を検討するために酸素ガス比の小さいサンプルと、酸素ガス比の大きいサンプルの 2 つを評価する。成膜条件を下の表にまとめる。ESR 測定に際し、測定サンプル寸法はマイクロ波の共振特性が得られる 1.0×0.3 [cm] のサイズに統一する。また、ESR 装置から発生する装置固有の波形を低減し、サンプルの信号感度を増すために ESR 測定を 36 回繰り返してその平均をとる積算行程をおこなう。

表 B-2 TEOS-SiO₂ 膜サンプル条件

ガス種	流量比	膜厚	基板温度
	[Si(OC ₂ H ₅) ₄] : [O ₂]	(nm)	(°C)
PECVD Si(OC ₂ H ₅) ₄ +O ₂	1 : 10	210.3	320
	1 : 50	192.2	430
		50	400
		100	400
		150	400
		250	400

B-3 (100) Si 基板上に堆積した TEOS-SiO₂ 膜の膜内欠陥と界面欠陥の検討

TEOS-SiO₂ 膜の ESR 信号

TEOS-SiO₂ 膜については膜内から複雑な信号が検出される B-14,15) ため、膜の厚い 200nm のサンプルを用いて測定し、文献を参考にして欠陥の特定を行う。また、同時にサンプルから観測される信号が異方性か等方性かを確認し、膜内欠陥と界面欠陥の区別を行う。

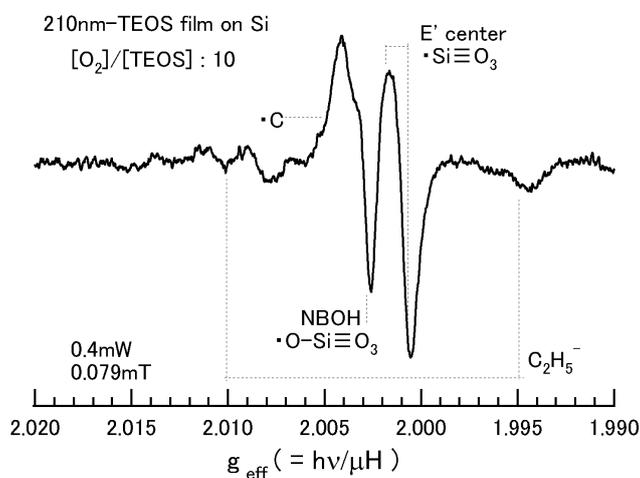


図 B.1 TEOS-SiO₂ 膜の ESR 信号波形

図 B.1 に TEOS-SiO₂ 膜の ESR 信号波形を示す。波形の左から C (炭素), NBOHC : 非架橋酸素ホールセンター ($\cdot\text{O}-\text{Si}\equiv\text{O}$), E'center ($\cdot\text{Si}\equiv\text{O}$), C₂H₅⁻ (エチルラジカル) と大きく 5 つの信号が観測された。g 値 2.003 付近では C と NBOHC の信号が重なり合い一つの信号に見える。NBOHC は一般的にシリカガラス中の Si-O-Si 結合が線引き行程においてせん断応力を受けて生成すると考えられている。E'center は熱によって Si-O-Si 結合から酸素原子が蒸発してできたダングリングボンドであると考えられている。C₂H₅⁻ は超微細構造により広い磁場で検出された。図 B.2 に測定磁場に対して角度変化を行った ESR 信号波形を示す。サンプルの (100) Si 面方位の法線方向が ESR 掃引磁場に対して 0° と 90° となる条件でそれぞれ測定を行った。それぞれの信号波形を比較すると、等法性の信号が観測されて異方性の信号は観測されない結果が得られた。このことから、PECVD 法で Si 基板上に膜を堆積させた TEOS-SiO₂ 膜は、異方性を持つ界面欠陥が非常に少ないことがわかる。

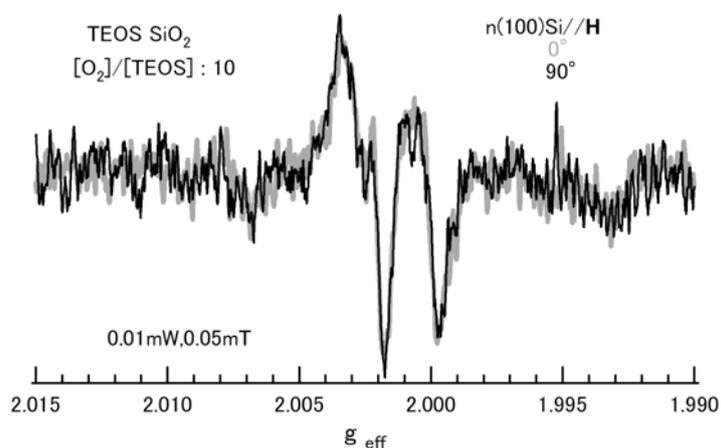


図 B.2 TEOS-SiO₂ 膜の角度変化による ESR 信号波形

B-4 膜厚依存性および薄い膜に対するバイアス温度ストレスの検討

膜厚の異なる TEOS-SiO₂ 膜の ESR 信号

図 B.3 の左側に膜厚が 50, 100, 150, 200 と変化したときの ESR 信号波形を示す。信号波形の分解能を上げて、信号を分離して解析しやすくするために、磁場変調を 0.05mT、マイクロ波パワーは信号の飽和性と信号強度を考慮して 0.1mW の条件で測定した。C, NBOHC, E'center の 3 つの信号は膜が厚くなるにつれて顕著に増大する結果が得られたため、この 3 つの信号についてローレンツ関数を用いてカーブフィッティングを行い波形分離した。波形を分離して求めた値を横軸膜厚、縦軸信号強度のグラフにしたものを図 B.4 の下側に示す。また、C₂H₅⁻ についても膜厚に対して信号が増加しているが、カーブフィッティングが困難なため分離、定量化をしていない。C, NBOHC, E'center の信号は、膜厚に対する信号強度の傾きが 1 であることから膜厚に対して信号強度が比例していることがわかる。このことから、TEOS-SiO₂ 膜内に C, NBOHC, E'center の 3 つの信号は膜が厚くても均一に分布しているといえる。

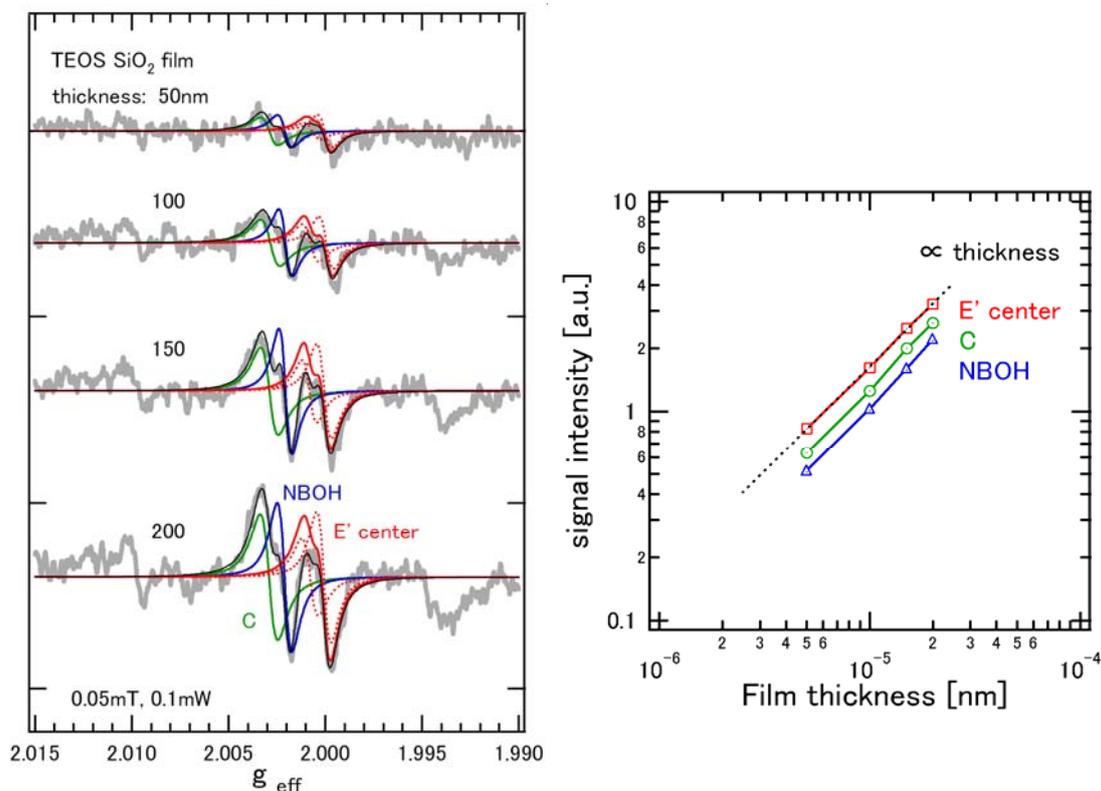


図 B.3 TEOS-SiO₂ 膜厚の異なる ESR 信号波形と膜厚依存性

TEOS-SiO₂ 膜の ESR 信号とマイクロ波パワー

薄い TEOS-SiO₂ 膜を ESR 測定するには信号の拡大が必要となる。信号拡大の一つとしてマイクロ波供給の方法がある。しかし、マイクロ波パワーに対する信号飽和性の問題が出てくるため、薄い膜に対するバイアス温度ストレスの検討を行う前に、マイクロ波パワー依存性の確認を行う。図 B.4 の左側にマイクロ波パワーを 0.001, 0.01, 0.10, 1mW と変化するときの ESR 信号波形を示す。TEOS-SiO₂ 膜が薄い 50nm の ESR 信号は信号が小さくなるため、ESR 感度を上げるために磁場変調に対して 0.05mT から 0.2mT まで大きくする必要がある。しかし、磁場変調を 0.05mT から 0.2mT まで分解能を下げたため、C と NBOHC の信号を区別することができない。このため、2つの信号を1つの信号にして解析を行った。このとき、NBOHC の寄与は C よりも小さいと考えて、g 値 2.003 付近に見える大きな信号は以後 C に関わる信号とみなす。波形を分離して求めた値を横軸マイクロ波パワー、縦軸信号強度のグラフにしたものを図 B.4 の右側に示す。非飽和性確認の参考のためにマンガンマーカの信号強度も同時にプロットした。マンガンマーカの信号強度はマイクロ波パワーのルートに比例 ($I \propto \sqrt{P}$) しているのに対して、C と E'center はパワー1mW の条件では線形性から外れている。しかし、ここでの外れはわずかなため以後 1mW の条件で測定を行う。また、信号の定量化については C に対して $\times 1.1$ 、E'center に対して $\times 1.3$ の補正を加えてそれぞれ定量化を行う。

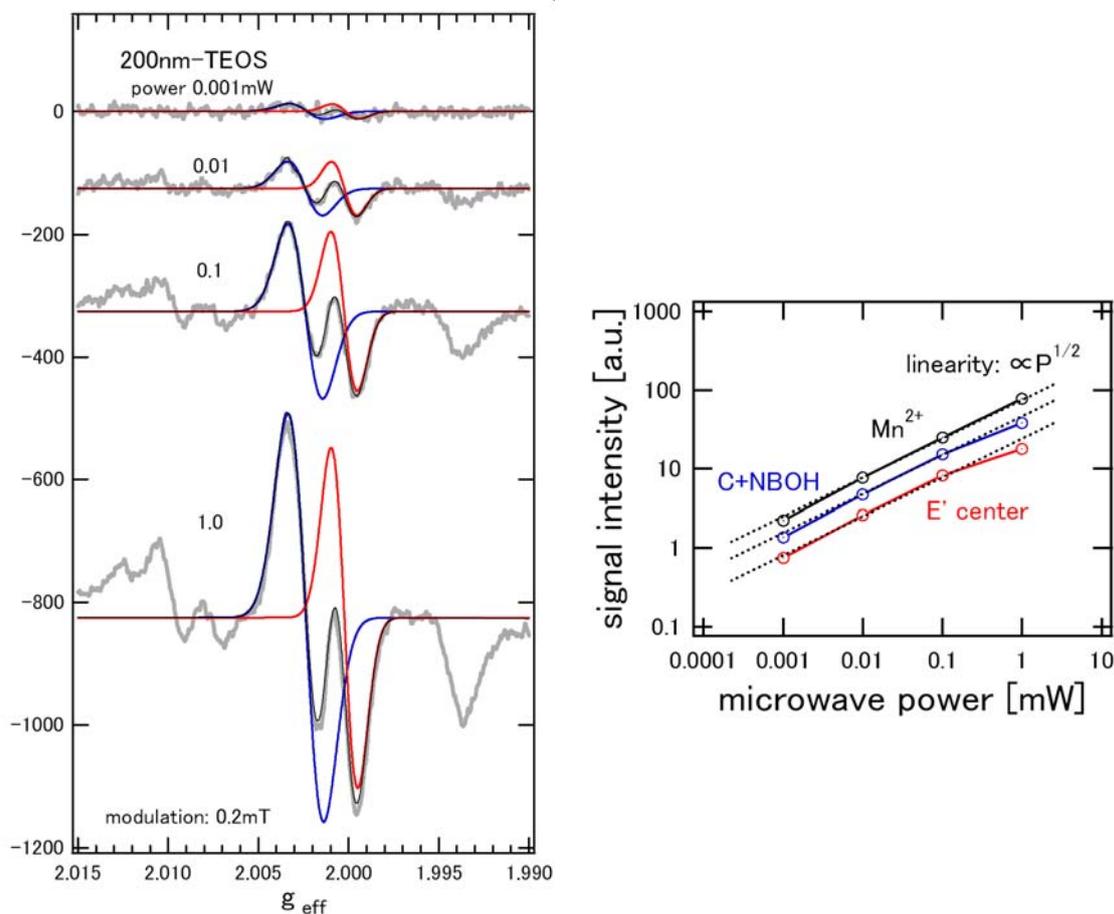


図 B.4 TEOS-SiO₂ 膜厚の異なる ESR 信号波形と膜厚依存性

薄い TEOS-SiO₂ 膜へのバイアス温度ストレス

p-typeSi 基板に薄い TEOS-SiO₂ 膜 (50nm) を堆積させたサンプルの電気的特性の安定性を見るためにバイアス温度ストレスを加えて ESR 測定を行った. ESR サンプルへのバイアスストレスはカーブトレーサーを用いて, 絶縁膜側に -15V, 10min のバイアスを加えた. また, サンプルの下にホットプレートを敷いて室温 (RT) から 200°C まで温度を変化させた. 図 B.5 の左側に温度を RT, 65, 100, 150, 200 とそれぞれ変化させて, バイアスを印加したサンプルの ESR 信号波形を示す. ESR 測定条件は 0.2mT, 1.0mW で測定を行い, 信号は C と E'center の二つに分離して定量化を行った. 波形を分離して求めた値を横軸バイアス温度条件, 縦軸欠陥密度のグラフにしたものを図 B.5 の右側に示す. C と E'center の欠陥密度は 2 倍ほどの差があるが, 双方ともに欠陥密度が一度増加して減少する傾向が得られた. この室温での増加傾向についてはシリコンもしくはカーボンに終端している水素との共有結合にホールが入ることによって, カーボンもしくはシリコンダングリングボンドが増えると考えられる. また, 高温側での欠陥密度の減少については常磁性欠陥にホールが入ることによって, ESR 不活性 (inactive) になりダングリングボンドが減少すると考えられる.

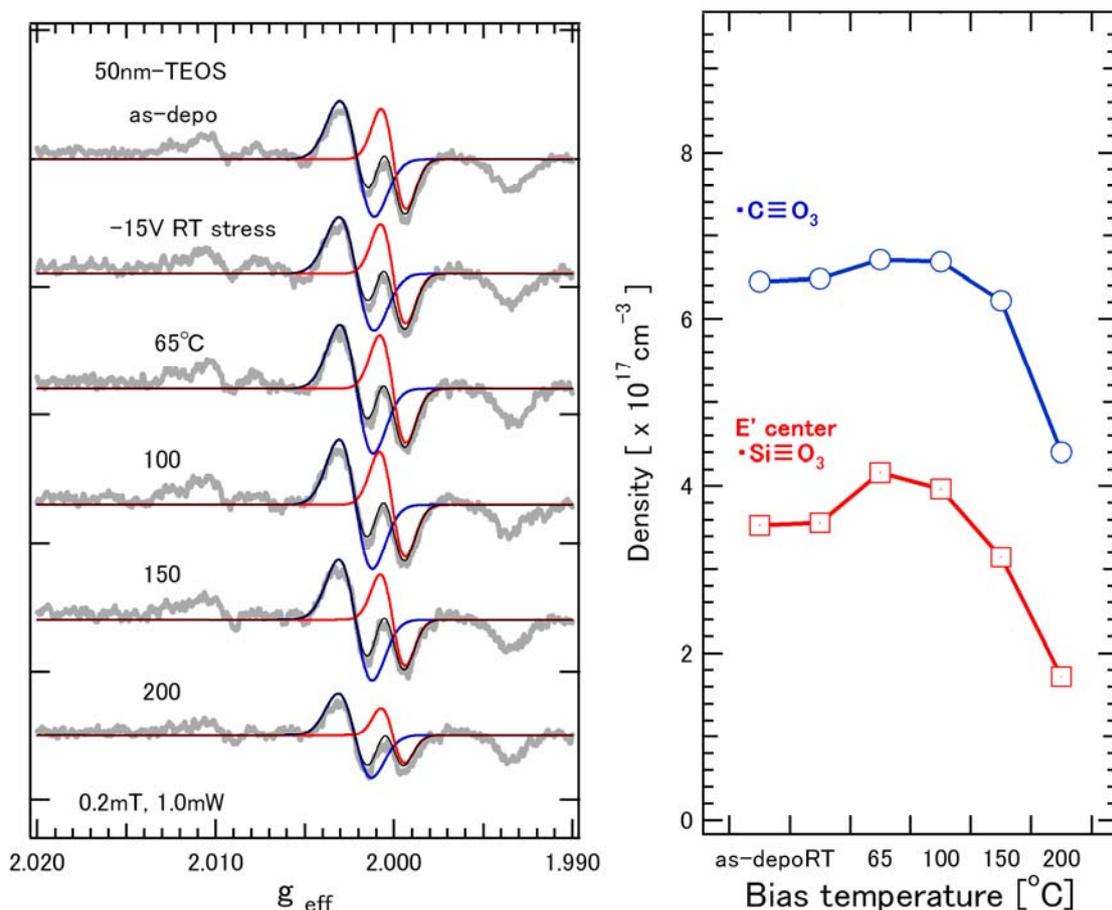


図 B.6 バイアス温度ストレスを施した TEOS-SiO₂ 膜の ESR 信号波形と波形分離

膜厚の異なる TEOS-SiO₂ 膜と膜内結合モードの検討

ESR 測定で観測されたシリコンのダングリングボンドとカーボンのダングリングボンドの発生由来を検討するために膜厚の異なる TEOS-SiO₂ 膜の結合モードを FT-IR で測定する。このときシリコン、カーボン、酸素の結合を詳しく検討するために波数[cm⁻¹]900~2000 の領域について詳しく見た。図 B.7 の左側に膜厚が 50, 100, 150, 200nm とそれぞれ異なるサンプルの FT-IR スペクトルを示す。論文^{B-16~18})を参考にして a : Si-O-C₂H₅, b : Si-O-Si stretching mode, c : Si-O-C ring link, d : Si-O-C open link, e : Si-O-C cage link の五つの成分で波形分離をし、膜厚変化における結合モードを比較した。Si-O-Si stretching mode, Si-O-C ring link, Si-O-C cage link の結合モードは膜が厚くなるにつれて信号が増えていることがわかる。また、Si-O-C₂H₅, Si-O-C open link の結合モードに関しては膜厚に対してほとんど変化していない。これらの結合モードの中でも特に、Si-O-C ring link に関しては膜厚に比例して増加する結果となった。このことから、膜厚に比例して増加したカーボンとシリコンのダングリングボンドはそれぞれ Si-O-C ring link のシリコン部位とカーボン部位から発生しているのではないかと推測できる。

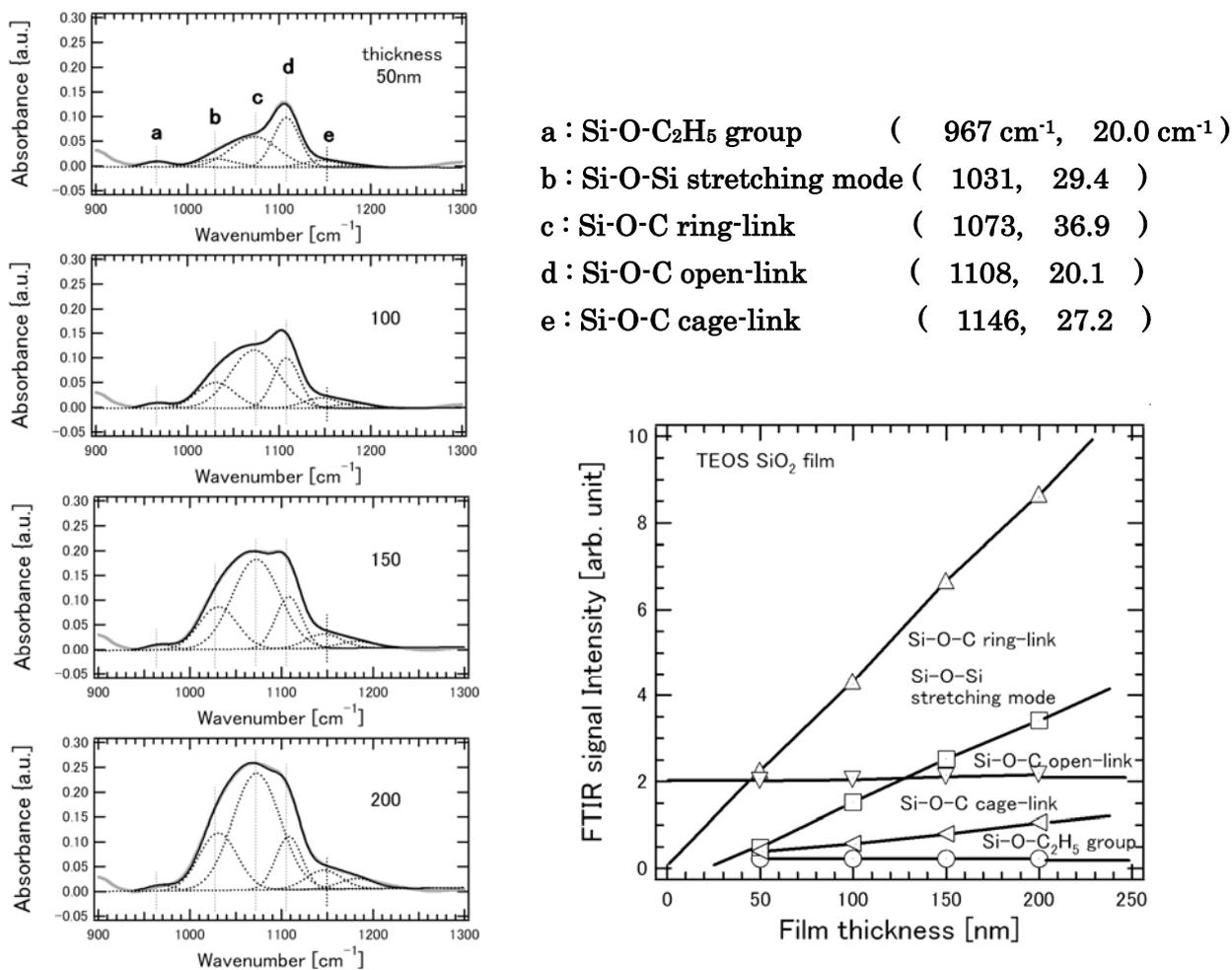


図 B.7 TEOS-SiO₂ 膜厚の異なる FT-IR 信号と成分分離

B-5 成膜ガス流量比を変えた TEOS-SiO₂ 膜の検討

ガス流量比を変えた TEOS-SiO₂ 膜の ESR 信号

次に成膜ガス流量比が異なるサンプルの ESR 信号の比較をおこなう。図 B.8 の上側に成膜ガス流量比が異なるサンプルの ESR 信号波形を示す。さらに波形を分離して求めた値を横軸成膜ガス流量条件、縦軸欠陥密度のグラフにしたものを図 B.8 の下側に示す。酸素の流量比が高いサンプルは酸素の流量比が低いサンプルと比較して C と C₂H₅⁻ の信号を観測できない結果が得られた。また、酸素の流量比が高いサンプルから観測される ESR 信号は流量比が高いサンプルの NBOH, E'center とほぼ g 値が等しいため、酸素の流量比が高いサンプルから観測された信号は、NBOH と E'center であるといえる。また、この二つの信号についても酸素の流量比が高いサンプルと比較すると NBOHC では欠陥密度が 5 分の 1, E'center では 2 分の 1 に減少した。この結果から成膜の際に酸素ガスの流量比が大きいと従来観測される C, NBOH, E'center, C₂H₅⁻ のダングリングボンドに酸素が終端されて欠陥密度が減少する傾向があると考えられる。

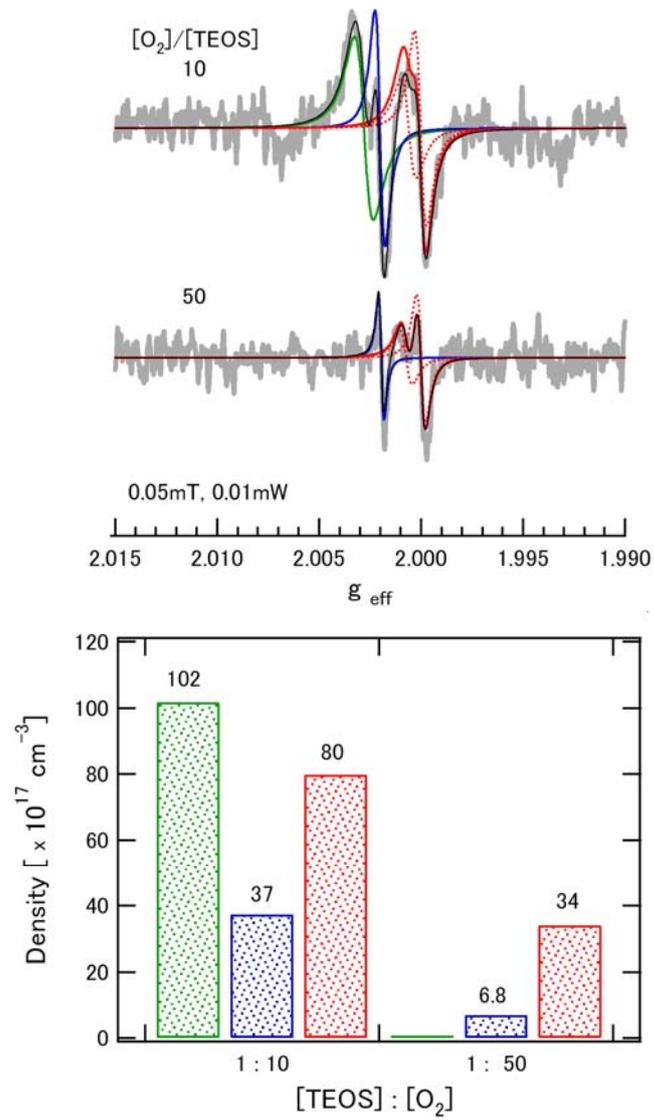


図 B.8 ガス流量比を変えた TEOS-SiO₂膜の ESR 信号と波形解析

B-6 結論

TEOS-SiO₂膜の膜内欠陥と界面欠陥の確認

- ・ (100)Si 基板上に堆積した膜厚の厚い TEOS-SiO₂膜(200nm)の ESR 信号を観測した。
- ・ 観測した ESR 信号はそれぞれ C (炭素), NBOHC : 非架橋酸素ホールセンター ($\cdot\text{O}-\text{Si}\equiv\text{O}$), E'center ($\cdot\text{Si}\equiv\text{O}$), C₂H₅⁻ (エチルラジカル) であることを確認し, それぞれが膜内欠陥であることを見出した。一方で異方性を示す界面欠陥はほとんど観測されなかった。

TEOS-SiO₂膜内欠陥の検討

- ・ 膜厚の異なる TEOS-SiO₂膜の ESR 測定おこなった結果, それぞれの膜厚に対して C, NBOHC, E'center の信号強度が比例した。このことから, TEOS-SiO₂膜内に欠陥は膜が厚くなっても均一に分離することを見出した。
- ・ 薄い TEOS-SiO₂膜へのバイアス温度ストレスを行った結果, 2種の欠陥(C-DB, Si-DB)は負バイアス温度ストレスにより初期に少し増加を示したが, 温度上昇とともに減少へ移行した。これは C-DB, Si-DB における電荷の出入りと考えられ, この2種の欠陥はともに電荷捕獲中心になる可能性がある。
- ・ 膜厚の異なる TEOS-SiO₂膜の FT-IR スペクトルから TEOS-SiO₂膜厚に比例する FT-IR のメインな信号は Si-O-Cring link であった。この結合モードがバックボンドに酸素をもつ2種の欠陥(C-DB, Si-DB)の発生起因と考えられる。

成膜ガス流量比を変えた TEOS-SiO₂膜の検討

- ・ 膜厚の異なる TEOS-SiO₂膜の ESR 測定おこなった結果, それぞれの膜厚に対して C, NBOHC, E'center の信号強度が比例した。このことから, TEOS-SiO₂膜内に欠陥は膜が厚くなっても均一に分離することを見出した。

B-7 参考文献

- B-1) N. Shimoyama, K. Machida, Y. Takahashi, H. Namatsu and K. Minegishi, "The influence of Water in Inter-Layer Dielectrics on Hot-Carrier Reliability in MOSFET's" IEICE technical report. Reliability, Vol. 93, 272, pp. 1-6 (1993).
- B-2) J. Sato, M. Muroyama, A. Kawashima and H. Kito, "Formation of interlayer dielectric films by NH₃ added H₂O/TEOS plasma CVD" Technical report of IEICE. SDM, Vol. 93, 301, pp. 41-46 (1993).
- B-3) Y. Nakata T. Itoga, T. Okamoto, T. Hamada and Y. Ishii, "Low Temperature Gate Insulator for High Performance TFT-LCDs by Combination of Photo Oxidization and PECVD" シャープ技報 第 80 号 pp. 31-35 (2001).
- B-4) K. Takizawa, Y. Mori, N. Miyatake and K. Murata, "Characteristics of monopole antenna plasmas for TEOS PECVD" Thin Solid Films Vol. 516, pp. 3605-3609 (2008).
- B-5) H. Nohira, K. Azuma, E. Ikenaga, Y. Takata, K. Hirose and T. Hattori, "Soft X-ray Photoelectron Depth Profiling of Ultrathin Gate Dielectrics/Si Interfacial Transition Layer" Spring-8/ 高輝度光科学研究センター, S-024, (2006), <http://www.nanonet.go.jp/japanese/facility/report/s-024.pdf>
- B-6) M.T. Kim, "Deposition kinetics of silicon dioxide from tetraethylorthosilicate by PECVD" Thin Solid Films Vol. 360, 112, pp. 60-68 (2000).
- B-7) Y.-H. Tai, S.-C. Huang, C. W. Lin and H. L. Chiub, "Degradation of the Capacitance-Voltage Behaviors of the Low-Temperature Polysilicon TFTs under DC Stress" J. Electrochem. Soc., Vol. 154, 7, pp. 611-618 (2007).
- B-8) T. Itoga, M. Itoh, Y. Takafuji, "Low Temperature Poly-Si TFT-LCD" シャープ技報 第 69 号 pp. 64-68 (1997).
- B-9) K.-M. Chang, W.-C. Yang and B.-F. Hung, "Low-Temperature Poly-Si Thin-Film Transistor with a N₂O-Plasma ONO Multilayer Gate Dielectric" J. Electrochem. Soc., Vol. 7, 7, pp. 148-150 (2004).
- B-10) C.-L. Fanz and T.-H. Yang, "Effects of NH₃ Plasma Pretreatment before Crystallization on Low-Temperature-Processed Poly-Si Thin-Film Transistors" J. Electrochem. Soc., Vol. 153, 8, pp. 161-165 (2004).
- B-11) M. Kimura, S. Inoue and T. Shimoda, "Dependence of Poly-Si TFT Characteristics on Oxide Interface Traps and Grain Boundary Traps and its Application to Diagnosis of Fabrication Processes" Technical report of IEICE. SDM, Vol. 103, 533, pp. 7-12

(2003).

- B-12) C. Yasumuro, Y. Sakamura, M. Nagao, H. Tanoue, S. Kanemaru and J. Itoh, "Optimization of poly-Si TFT for controlling field emitter arrays" IEICE technical report. Electron devices, Vol. 105, 498, pp. 21-26 (2005).
- B-13) T. Nshibe and N. Ibaraki, "Low-Temperature p-Si TFT-LCD" 東芝レビュー Vol. 55, 2 pp. 32-34 (2000).
- B-14) R.A.B. Devine and A. Tissier, "Defects in a-SiO₂ deposited from tetraethoxysilane-oxygen plasma." J. Appl. Phys., vol. 69, 4, pp. 2480-2484 (1991).
- B-15) C. Debauche, R.A.B. Devine, C. Licoppe, J. Flicstein and F. Huet, "EVIDENCE FOR LOW TEMPERATURE UV ANNEALING OF UVCVD, PECVD AND SOG BASED SiO₂ FILMS." Mat. Res. Soc. Symp. Proc, Vol. 284, pp. 313-318 (1993).
- B-16) R. Navamathavan, C. K. Choi, "Plasma enhanced chemical vapor deposition of low dielectric constant SiOC(-H) films using MTES/O₂ precursor" Thin Solid Films Vol. 515, pp. 5040-5044 (2007).
- B-17) A.M. Mahajan, L.S. Patil, J.P. Bange, D.K. Gautam, "TEOS-PECVD system for high growth rate deposition of SiO₂ films" Vacuum Vol. 79, pp. 194-202 (2005).
- B-18) S.F. Durrant, F.P.M. Rouxinol, R.V. Gelamo, B.C. Trasferetti, C.U. Davanzo, M.A.B. de Moraes, "Characterization of Si:O:C:H films fabricated using electron emission enhanced chemical vapour deposition" Thin Solid Films Vol. 516 pp. 803-806 (2008).

付録 C (100)Si 基板に堆積した

P-SiON と P-SiN 膜の膜内欠陥と界面欠陥の ESR 評価

C-1 背景

物質創製や材料加工の分野では、プラズマプロセス (plasma process) またはプラズマプロセッシング (plasma processing) と呼ばれる技術が広く利用されている。高圧力のアークプラズマは膨大な熱源となるので、この中にセラミックスや金属などの微粒子を混入すると短時間で溶解することができる。これを利用した溶射、精錬、表面改質、微粒子製造などが行われている。一方、プラズマの化学反応性を利用して薄膜のデポジション (deposition ; 堆積) やエッチング (etching ; 食刻) を行う技術が先端的電子デバイスの作製に不可欠となっている。化学蒸着法 (chemical vapor deposition ; CVD) は、原料ガスを基板上に供給し、気相中または基板表面での化学反応により膜を堆積させる方法である。その化学反応を起こさせるのに、ガスを加熱する場合を熱 CVD、気体放電を用いる場合をプラズマ CVD (plasma chemical vapor deposition) という。プラズマを用いる薄膜プロセスは、通常の液体を用いる湿式の化学反応プロセスに比べていくつかの利点がある。第一に、気体を用いるドライプロセスなので廃液処理が不要であり、排ガス処理などの公害対策が容易である。第二に、液体を用いるウェットプロセスのように反応容器を加熱して高温にする必要がなく、低温で高い反応速度を得ることができる。なぜなら、プラズマ中の高エネルギー電子がガスを分解して活性種を多量につくるからである。熱 CVD においては、容器、基板、原料ガスを高温に、例えば 1000°C まで加熱する必要があるが、プラズマ CVD では常温の容器の中で放電を起こし、電子衝突によってガスを分解して活性種を作るため、基本的に低温プロセスである。原料ガスを導入して放電すると、高エネルギー電子がガス分子と衝突して分解し、化学的に活性なラジカル種を大量につくる。このラジカルが次々と基板表面に吸着してラジカル同士の表面化学反応が進行し、新しい化学構造を持つ薄膜が成長する。これがプラズマ CVD と呼ばれる技術であり、太陽電池や液晶ディスプレイ (liquid crystal display ; LCD) 用の薄膜トランジスタ (thin film transistor ; TFT) に応用されている^{C-1~6)}。なかでもプラズマ CVD—シリコン窒化膜 (P-SiN) さらに、プラズマ CVD—シリコン酸窒化膜 (P-SiON) は高い信頼性や用途の利便性から TFT の層間絶縁膜やゲート絶縁膜として広く用いられている^{C-7)}。さらに、P-SiN や P-SiON 膜は高速・低雑音性に優れたトランジスタとしても知られている high-electron-mobility transistors (HEMTs) のパッシベーション膜などにも用いられている^{C-8)}。しかし、プラズマ CVD 法で成膜された膜はその成膜過程より、ダングリングボンドの発生が危惧されるがその実験的な報告が非常に少ない。そこで、本研究ではプラズマ CVD 法で成膜された P-SiN および P-SiON 膜の絶縁膜について、電子スピン共鳴法 (ESR) を用いた膜内および界面の欠陥密度の評価をおこなう。

C-2 測定サンプル

本研究では (100) Si 基板 (p-type) 上に SiH_4/NH_3 (モノシラン/アンモニア) ガスの反応により成膜した P-SiN 膜と $\text{SiH}_4/\text{NH}_3/\text{N}_2\text{O}$ (モノシラン/アンモニア/ナイトラスオキサイド) ガスを用いて成膜した P-SiON 膜の 2 種類のサンプルを準備した. これらのサンプルに対して膜内欠陥と界面欠陥を詳細に調べる. また, バイアス温度ストレスを加えた実験も行う. 従来 TFT では絶縁膜は poly-Si 上に成膜するが, poly-Si 内から信号が検出されることが同研究室内でも報告されている^{C-9)}. これによって比較的小さな信号として観測される界面欠陥を飲み込み, 界面欠陥だけを詳細に検討できないと考えて, (100) Si 基板上に膜を堆積させた. 成膜条件と実験方法を下の表にまとめる. ESR 測定に際し, 測定サンプル寸法はマイクロ波の共振特性が得られる $1.0 \times 0.3 [\text{cm}^2]$ のサイズに統一する. また, ESR 装置から発生する装置固有の波形を低減し, 試料の信号感度を増すために ESR 測定を 36 回繰り返してその平均をとる積算測定でおこなう.

表 C-1 P-SiN, P-SiON 膜サンプル条件

	P-SiN 50nm	P-SiON 50nm
成膜ガス	$\text{SiH}_4 + \text{NH}_3$	$\text{SiH}_4 + \text{NH}_3 + \text{N}_2\text{O}$
成膜温度	400°C	350°C
界面欠陥 評価方法	紫外線照射	紫外線照射
膜内欠陥 評価方法	バイアス印加	バイアス印加

紫外線照射: 254-nm, 15mW/cm², 120min

バイアス印加: -15V, 10min at RT, 100, and 200°C

C-3 (100) Si 基板上に堆積した P-SiN および P-SiON 膜の膜内欠陥の検討

P-SiN, P-SiON 膜は従来の製法 (LPCVD 法) の頃から, シリコンのバックボンドに窒素を持つダングリングボンド K-center ($\cdot\text{Si}\equiv\text{N}$) の存在が報告されている. プラズマ CVD 法ではその特性上ラジカルがダングリングボンドをとらえられながら進行するため, 従来の製法よりも 膜内にダングリングボンドを残しやすい. そこで, P-SiN と P-SiON 膜について膜内欠陥がどのくらい存在するか検討する. また, このときに潜在的に欠陥になりやすい結合部位から欠陥を顕在化させるために, UV (254nm ; 120min) 照射を行う. 図 C.2 に P-SiN 膜と P-SiON 膜の膜内欠陥と欠陥密度について示す. P-SiN, P-SiON 膜ともに UV 照射前では K-center はほとんど観測されず UV 照射後に, はっきりとした信号が観測された. 特に P-SiN は UV 前後で K-center が $0.58 \times 10^{18} \sim 7.4 \times 10^{18} (\text{cm}^{-3})$ と約 10 倍以上変化したのに対して, P-SiON 膜は K-center が $0.73 \times 10^{18} \sim 1.47 \times 10^{18} (\text{cm}^{-3})$ と

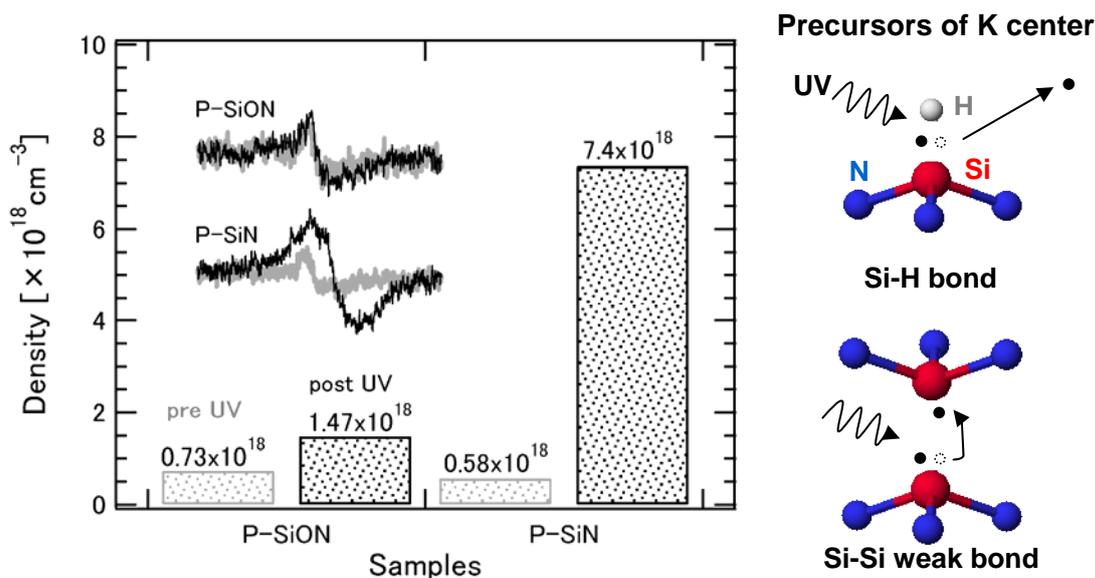


図 C.2 P-SiN 膜と P-SiON 膜の膜内欠陥と欠陥密度

2 倍程度しか増えなかった. 信号の増加については膜中に存在する H-Si 結合や結合力の弱い Si-Si 結合に UV (254nm) が照射されることで結合が切れて欠陥 ($\text{H} \cdot \text{Si} \equiv \text{Ni}$ および $\text{N} \equiv \text{Si} \cdot$ $\cdot \text{Si} \equiv \text{N}$) が顕在化されたと考えられる. P-SiON 膜の原子構造については, Si 原子に結合している原子は $\text{O}_3 \equiv \text{Si}-\text{N}$ の配位が目立つが, N 原子の密度の増加に伴って $\text{O}_2 = \text{Si} = \text{N}_2$ の構造も増加する^{C-10)}などの報告がある. このことを踏まえて考察すると, P-SiON 膜内には H-Si や弱い Si-Si 結合の発生よりも $\text{O}_3 \equiv \text{Si}-\text{N}$, $\text{O}_2 = \text{Si} = \text{N}_2$ 結合の生成が優先され潜在的な欠陥の元となる結合が減少し, UV 照射後でもわずかな欠陥しか観測されなかったと考えられる.

C-4 バイアス温度ストレスによる P-SiN および P-SiON 膜の界面欠陥の検討

現在, p-MOSFET を高温下, ゲート負バイアスの条件で保持した場合, シリコン絶縁膜界面近傍に欠陥準位と正の固定電荷が発生し, 閾値電圧の変動や相互コンダクタンスの低下などが引き起こされる現象 (NBTI) が非常に重要視され, 研究されている^{C-11~14)}. そこで, p-type (100) Si 基板上に薄い P-SiN および P-SiON 膜 (50nm) を堆積させたサンプルを用意しバイアス温度ストレスを加えて ESR 測定を行った. ESR サンプルへのバイアスストレスはカーブトレーサーを用いて, 絶縁膜側に -15V, 10min のバイアスを加えた. また, サンプルの下にホットプレートを敷いて室温 (RT), 100, 200°C と温度を変化させた. 図 C.3, C.4 の左側に P-SiN および P-SiON 膜に対して温度を RT, 100, 200 とそれぞれ変化させた状態でバイアスを印加したサンプルの ESR 信号波形を示す. ESR 測定条件は 0.2mT, 1.0mW で測定を行い, 信号は界面欠陥として知られている P_{b0} と P_{b1} ($\cdot \text{Si} \equiv \text{Si}$) の二つに分離して定量化を行った. 界面欠陥である P_{b0} と P_{b1} については同研究室から報告されている^{C-15,16)} ため説明を省略する. 得られた波形を分離して求めた値を横軸バイアス温度条件, 縦軸欠陥密度のグラフにしたものを図 C.3, C.4 の右側に示す.

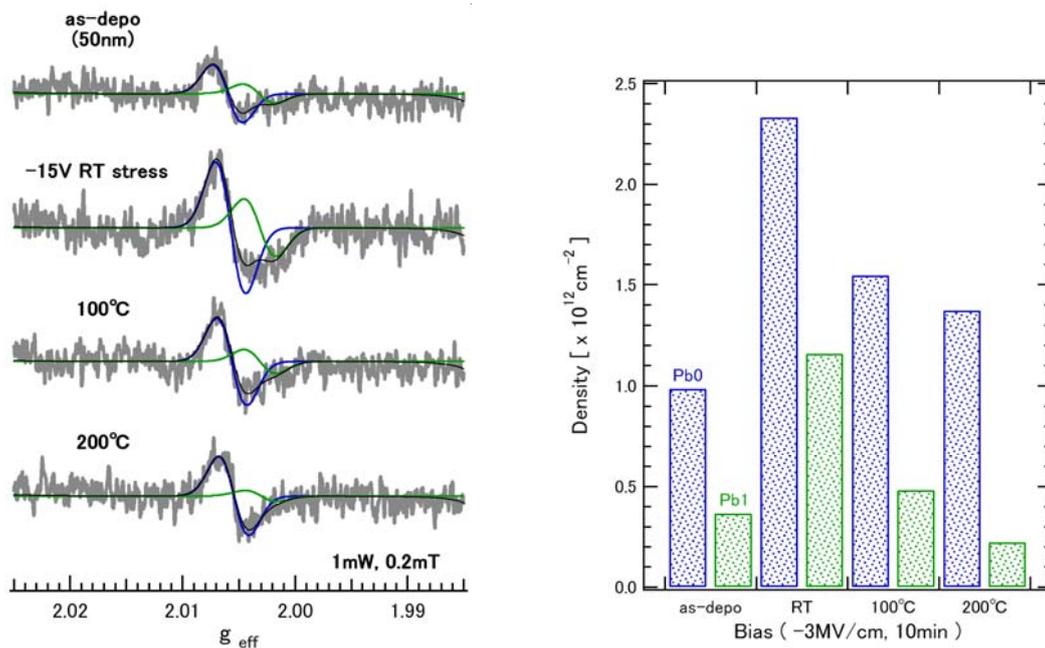


図 C.3 バイアス温度ストレスを施した P-SiN 膜の ESR 信号波形と波形分離

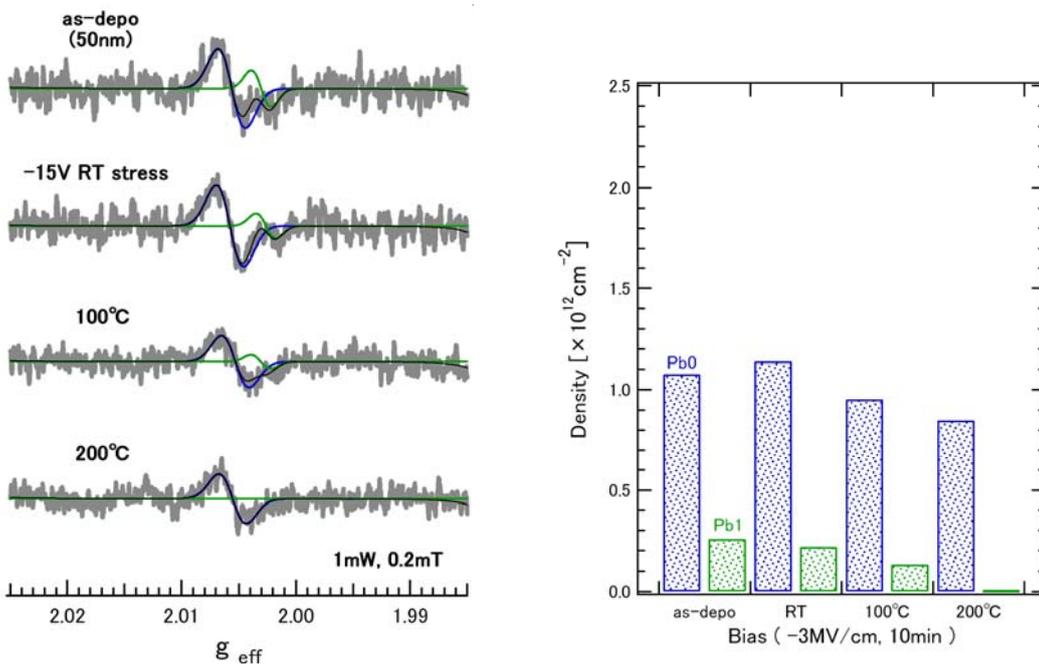


図 C.4 バイアス温度ストレスを施した P-SiON 膜の ESR 信号波形と波形分離

P-SiN 膜および P-SiON 膜の双方ともにバイアス印加前の P_{b0} と P_{b1} 欠陥密度はほとんど同量であるが、バイアス印加後に違いが現れた。P-SiN 膜については、 P_{b0} 、 P_{b1} ともに室温条件のバイアス印加で欠陥密度が 2 倍程に増加した。そして 100°C、200°C の条件で双方ともに欠陥密度は減少をした。このとき、双方の欠陥密度の値はバイアス印加前の量と同等と

なる結果が得られた。一方で、P-SiON 膜については P_{b0} の欠陥密度が室温で若干増加したが、 P_{b0} 、 P_{b1} ともに 200°C の条件では印加前よりも欠陥密度が減少する結果が得られた。絶縁膜中に窒素を導入した際の電気的特性や第一原理分子動力学法から計算された原子構造の報告^(C-17~21)によると、界面に達した N の近傍には Si ダングリングボンド ($\cdot\text{Si}\equiv\text{Si}$) ができやすいと考えられている。これによって、P-SiN よりも窒素濃度が低いであろうと思われる P-SiON 膜は潜在的な ($\cdot\text{Si}\equiv\text{Si}$) が非常に少ないために、室温でのバイアスストレスでも欠陥密度の急激な増大は見られなかったと考えられる。また、P-SiN 膜については窒素濃度が P-SiON 膜よりも高いと思われるため界面近傍に多くの Si ダングリングボンドができる。しかし、成膜過程で発生する水素原子がダングリングボンドに終端するために、バイアス印加前では信号が観測されず、バイアスストレス時に基板側から来るホールによって水素が外れ、Si ダングリングボンドが顕在化したと考えられる。

C-5 まとめ

P-SiN および P-SiON 膜の膜内欠陥の検討

- ・ (100)Si 基板の上に堆積した P-SiN および P-SiON 膜に 120min の UV 照射を行い膜内欠陥の顕在化を試みた結果, P-SiN 膜は約 10 倍の K-center 増大が確認されたが, P-SiON 膜については 2 倍程増加しただけであった. この現象は, P-SiON 膜内には H-Si や弱い Si-Si 結合の発生よりも $O_3 \equiv Si-N$, $O_2 = Si = N_2$ 結合の生成が優先され潜在的な欠陥の元となる結合が減少してしまうため, UV 照射後でもわずかな欠陥しか観測されなかったと考えられる.

P-SiN および P-SiON 膜の界面欠陥の検討

- ・ バイアス温度ストレスによる P-SiN および P-SiON 膜の界面欠陥の挙動を検討した. P-SiN 膜および P-SiON 膜の双方ともに室温でのバイアスで一度増加し温度上昇後のバイアスストレスで界面欠陥 P_{b0} と P_{b1} が減少する結果が得られた
- ・ P-SiN 膜については窒素濃度が P-SiON 膜よりも高く, 界面近傍に多くの Si ダングリングボンド ($\cdot Si \equiv Si$) が発生するため, バイアスストレス時に基板側から来るホールによって Si ダングリングボンドが顕在化したと考えられる.

C-6 参考文献

- C-1) J. Jang, J. I. Ryu, S.Y. Yoon and K.H. Lee, "Low temperature polycrystalline silicon thin film transistors" *Vacuum*, Vol. 51, 4, pp. 769-775 (1998).
- C-2) Y.-H. Tai, S.-C. Huang, C. W. Lin and H. L. Chiub, "Degradation of the Capacitance-Voltage Behaviors of the Low-Temperature Polysilicon TFTs under DC Stress" *J. Electrochem. Soc.*, Vol. 154, 7, pp. 611-618 (2007).
- C-3) K.-M. Chang, W.-C. Yang and B.-F. Hung, "Low-Temperature Poly-Si Thin-Film Transistor with a N₂O-Plasma ONO Multilayer Gate Dielectric" *J. Electrochem. Soc.*, Vol. 7, 7, pp. 148-150 (2004).
- C-4) T. Itoga, M. Itoh, Y. Takafuji, "Low Temperature Poly-Si TFT-LCD" シヤープ技報 第 69 号 pp. 64-68 (1997).
- C-5) T. Nshibe and N. Ibaraki, "Low-Temperature p-Si TFT-LCD" 東芝レビュー Vol. 55, 2 pp. 32-34 (2000).
- C-6) C.S. Tan, A. Fan, K.N. Chen and R. Reif, "Low-temperature thermal oxide to plasma-enhanced chemical vapordeposition oxide wafer bonding for thin-film transfer application" *Appl. Phys. Lett.*, Vol. 82, 16, pp. 2649-2651 (2003).
- C-7) H. Nakashima, J. Wang and L. Zhao, "Low Temperature Fabrication of High-Quality Insulating Films by Using ECR Plasma" Technical report of IEICE. SDM, Vol. 103, 4, pp. 19-23 (2003).
- C-8) S. Arulkumaran, T. Egawa, H. Ishikawa, T. Jimbo and Y. Sano, "Surface passivation effects on AlGaInO₂GaN high-electron-mobility transistors with SiO₂, Si₃N₄, and silicon oxynitride" *Appl. Phys. Lett.*, Vol. 84, 4, pp. 613-615 (2004).
- C-9) H. Shiotani, A. Nishioka and Y. Kamigaki, "Paramagnetic defects in poly-Si films deposited at 520°C and 620 °C" presented at JSAP Chugoku-Shikoku Branch Conf. Da-07, 2008 (Japan).
- C-10) K Doi, S, Yoshida, H. Uehara, T. Sakamoto and A. Tachibana, "Present Progress on Theoretical Studies of Stability and Electronic Structures of Silicon Oxynitride Thin Film" *J. Vac. Soc. Jpn.*, Vol. 50, 11, pp. 647-651 (2007)
- C-11) J. Dupuis, E. Fourmond, J.F. Lelièvre, D. Ballutaud and M. Lemiti, "Impact of PECVD SiON stoichiometry and post-annealing on the silicon surface passivation" *Thin Solid Films* Vol. 516, pp. 6954-6958 (2008).

- C-12) Y.T. Kim, D.S. Kim and D.H. Yoon, “PECVD SiO₂ and SiON films dependant on the rf bias power for low-loss silica wave guide” *Thin Solid Films* Vol. 475, pp. 271-274 (2004).
- C-13) S. Mahapatra, M. A. Alam, P.B. Kumar, T.R. Dalei, D. Varghese and D. Saha, “Negative Bias Temperature Instability in CMOS Devices” *Microelectronic Engineering* Vol. 80, pp. 114-121 (2005).
- C-14) T. Maruizumi, J. Ushio, “Microscopic” Microelectronic mechanism of negative bias temperature instability (NBTI) in MOS devices” *応用物理*, 第77巻, 第6号, pp. 676-680 (2008).
- C-15) S. Ando and Y. Kamigaki, “ESR observation of SiO₂/Si interface defects on the way to nitridation ” presented at JSAP Chugoku-Shikoku Branch Conf. Ep-8, 2007 (Japan).
- C-16) H. Mitoh, S. Ando, A. Toki and Y. Kamigaki, “ESR signals in LPCVD SiO, SiON, and SiN films on (100)Si substrates ” presented at JSAP Chugoku-Shikoku Branch Conf. Da-04, 2008 (Japan).
- C-17) Y. Mitani, “Influence of Nitrogen Distribution in Ultra-thin SiON on NBTI under AC Stress” Technical report of IEICE. SDM, Vol. 104, 577, pp. 25-28 (2005).
- C-18) S. Tsujikawa, Y. Akamatsu, H. Umeda and J. Yugami, “Scalability of SiON gate dielectric in terms of NBTI” Technical report of IEICE. SDM, Vol. 104, 135, pp. 19-24 (2004).
- C-19) T. Yamasaki and C. Kaneta, “Trap Level Generation by Nitrogen at the Si/SiO₂ Interface” Technical report of IEICE. SDM, Vol. 104, 135, pp. 13-18 (2004).
- C-20) Y. Mitani and H. Satake, “Influence of Nitrogen and Hydrogen on NBTI in Ultra-thin Gate oxide” Technical report of IEICE. SDM, Vol. 106, 108, pp. 87-92 (2006).
- C-21) K. Kawase, H. Umeda, M. Inoue, S. Tsujikawa, Y. Akamatsu, A. Teramoto and T. Ohmi, “XPS study of radical intruded silicon oxide film” Technical report of IEICE. SDM, Vol. 104, 135, pp. 7-11 (2004).

付録 D 電子スピン共鳴 (ESR) 法の理解

本付録では、著者が研究室に配属されてから三年間、研究の主として用いた装置である電子スピン共鳴 (ESR) 装置について、原理、測定装置、装置から得られるパラメーターなどを文献から引用、及び参考にしながら簡単に紹介する。

D-1 電子スピン共鳴 (ESR) 法の原理

ESR 測定について

量子論、光量子説、物質波の概念の元で物質をとらえると、原子は最低のエネルギーで最も安定な状態にあり、この状態を基底状態 (ground state) という。水素原子の電子の許される軌道半径を量子数 (quantum number) n であらわすとき、最も安定な状態は $n = 1$ のときである。一方、 $n > 1$ のときは基底状態より不安定であるので、励起状態 (excited state) と呼ばれる。このようなことを基本に、電子が軌道を変える、あるいは移ることを“遷移”という。この結果、一定の振動数の光を吸収したり、放出することによって発光現象が生じる。

光を吸収することによって生じるスペクトル線は吸収スペクトル、光を発光することによって生じる線は発行スペクトルである。ESR 法は、原子内あるいは分子内の不対電子に電磁波エネルギーを付与することであり、ESR 装置は電子が遷移するときのエネルギーの変化を吸収線として観測するものである。一度遷移した電子は短時間でエネルギーを放出し、元の安定状態に戻る。1つの軌道を遷移させるエネルギーは、ごく小さい (1cal/mol) ため、ESR 装置では微量の試料でも高感度で測定できる。また、用いる電磁波のエネルギーは微弱であるため、試料を非破壊で測定できる。

分光工学装置との比較

光分光装置と ESR 分光装置の大きな違いは使用するエネルギー現にあり、前者は光 (可視・紫外線) の領域を、後者はマイクロ波領域を用いている。分光の原理はアインシュタインの次式による。

$$E = h\nu$$

E :エネルギー, h :プランク定数, ν :振動数

エネルギー源のとしての違いは、波長 (振動数) の違いである。測定原理の違いは、測定対象となる物質が示す固有のエネルギーの種類に関係している。光分光装置は試料のもつ固有の振動エネルギーや遷移エネルギーを観測しているのに対して、ESR 装置は電子スピンによって誘起される磁気的なエネルギーを観測している。ESR 測定では、不対電子の運動エネルギーが外部から照射するマイクロ波の振動数と等しくなったときに共鳴し、吸収が起きる。その結果 ESR スペクトルが観測される。マイクロ波は光とは異なり、方向性 (指向性) がないことに特徴がある。そのため、ESR 装置は導波管を用いて、特定の波長や周波

数のマイクロ波を一定方向に伝播させている。導波管で導かれたマイクロ波は、キャビティと呼ばれる共振器の内部に挿入した試料に照射される。また、ESR 装置には電子スピンの特性を利用するため、磁場を付加する機能が付属されている。

電子スピンと磁気エネルギー

電子スピンによって誘起される磁気的なエネルギーは、電子の持つ固有の物理的な性質から生まれる。電子は負の電荷を持った粒子である。1つ1つの電子は磁石としての特性を持つ。それぞれの電子スピンの示す運動エネルギーは平均化されている。そこに磁場が加わると電子スピンの自由な運動は抑制を受けて平行に配列し、2つのスピン（ α スピン：下向き、 β スピン：上向き）の状態をとる。同時に、抑制された運動エネルギーに対して、電子は半平行（元の安定な状態）になろうとする特性を持つ。

ESR 装置で測定できるのは、不対電子を持つ物質に限られている。フリーラジカルの電子スピンを対象として ESR 測定をおこなうとき、電子の磁気的な特性だけを論じるのであれば、電子1個の微粒子であると考えて不都合はないと考えられるが、同時に電子は電気的な性質を持つことも理解する必要がある。古典物理学の範疇では、電子がスピンを持つということは電気的な性質をもつ電子が右回り、左回りの自転運動をしていると理解している。電子の回転運動（右手の法則）によって、磁気モーメント（磁気的な性質）が生じ、それと逆方向にスピン角運動量が生じる。

このような考え方は、ウーレンベックとグーズミットがアルカリ金属のエネルギー準位が二重項を取っていることを説明するために提案した。スタンゲルラッヒの実験でも、電子線が磁場の中で2手に分かれることから、磁気的な性質が異なる2種類の電子の存在が検証されている。現在では、電子は自由電子であろうと、水素原子のように原子核に束縛されている電子であろうと、全て自転していることが明らかにされ、磁場の中では拘束された2つの電子状態を取ることとも理解されている。

電子の示す磁気エネルギーには、磁気モーメント（ μ ）と角運動量（ J ）がある。磁気モーメントは磁石としての性質であり、それと反対方向に生じるのが電子の回転運動量としての角運動量である。角運動量は

$$J = \frac{1}{2} h / 2\pi \quad \text{あるいは} \quad J = \frac{1}{2} \hbar \quad \hbar : \hbar = \frac{h}{2\pi} \quad \text{ディラックの} \hbar$$

一方、磁気モーメントの強さは

$$\mu = \gamma J \quad \gamma : \text{磁気回転比, 負の符号をもつ}$$

で表される。

電子のスピン（回転運動）は、外部から拘束されていないときには自由に運動しているが、磁気的な性質を持つために、外部から磁場が加わると運動が拘束され、コマのような運動をはじめ、自転の運動エネルギーを放出すると運動が停止する。この自転運動を才差運動と呼ぶ。その運動の周期（周波数）を ω と表すと、

$$\omega = 2\pi\nu = \gamma H_0 \quad \text{となる。}$$

この式で γ があらわれる。 γ は電子の回転周期と考えられる。また、 γ は電子固有の値

である。

$$\gamma = g_e e / 2m = 1.7588 \times 10^{11} \text{ C/kg}$$

自由運動している電子が磁場の中におかれ、拘束を受けたときにとる 2 つの電子の状態を表すために、電子スピン \mathbf{S} という値が用いられる。1 個の電子が取ることのできるスピン状態 (\mathbf{S}) は、 $\mathbf{S} = +1/2$ で規定される状態と、 $\mathbf{S} = -1/2$ で規定される状態の 2 個しかないといわれてきた。

ここで言う、 \mathbf{S} の規定された状態とは外部から磁場を加えられ拘束された電子に、粒子としての性質としての運動の軸を x , y , z と規定し、さらに z 軸方向に磁場を加えると、 z 軸方向で才差運動をする。このとき y , z 方向での運動量は常に変化しているため、一定の位置を計算することができず、数値化できない。

一方、 z 方向の電子の示す磁気モーメントの強さは、垂直に立って自由回転をしている状態、 $\mathbf{S} = 1$ から磁場が加わることにより抑制をうけ、その結果才差運動をする。このときの磁気モーメントの強さは、 $\sqrt{\mathbf{S}(\mathbf{S} + 1)} \cdot \hbar = \sqrt{3/4} \cdot \hbar = 0.86\hbar$ となる。 $0.86\hbar$ の z 軸方向の磁気モーメントは $0.5\hbar$ 、すなわち、電子スピンは $\mathbf{S} = 1/2$ となる。さらに、電子の運動はコマの運動とは違って、磁場と平行な電子は、運動を抑制する方向に働く。一方、磁場と反平行になる電子は、電子の磁気モーメントの向きが異なるため反転して回転運動をする。この結果、電子は正 (プラス: $+1/2$) と負 (マイナス: $-1/2$) の 2 つの状態を取ることになる。このように、電子はマイナスの電荷を持ち、自転 (スピン) 運動をしていると考えられている。水素原子では電子が水素核の周りを自転しながら好転している形を考えると良い。電子の自転に伴い磁界 (磁気モーメント) が生じる。これが一般にアンペアの法則と呼ばれている。自転で作られる磁界の強さは磁気モーメント μ で表される。 μ は電子の性質をあらわす上で重要である。

磁気モーメントの概念を明らかにするため、電子の軌道運動から磁気モーメントの大きさを計算する。ここでは、電子は半径 r の円軌道を速度 (v) で動くことと仮定する。子の間電流の磁気モーメントは、

$$\mu = IA$$

である。 I は電流、 A は環によって囲まれた面積、すなわち、 πr^2 である。

$$I = \text{電荷} / \text{電流} = e/c \cdot 1 / (2\pi r/v) = ev / 2\pi r$$

となる。光速度 c が導入されているのは、電荷の単位が電磁単位系 (emu) で捕らえられるべきで、もし、 e が静電単位系で測定されるならば、 e/c としなければならないからである。

速度は、軌道角運動量の定義から

$$L = r \times mv$$

である。 L は r および v の両方に直行する。円軌道では、

$$v = L / m_e r$$

である。

1 原子の場合、軌道角運動量 L は、 $h/2\pi = \hbar$ の大きさである。この結果から考えると、ボーア磁子は

$$\mu_0 = e\hbar/2m_e c = 9 \times 10^{-19} \text{ erg/gauss} \text{ と結論できる。}$$

軌道磁気モーメント $\mu = \mu_0 L$ であり、したがって、軌道磁気モーメントの g 因子は $gL=1$ でなければならない。

ここまでの理解で ESR 現象を説明すると、ある 1 つの才差運動の状態にある電子

($S = +1/2$) を、それよりも高いエネルギーの才差運動の状態 ($S = -1/2$) に移動させたときに、吸収されるエネルギーを観測していることになる。電子の軌道運動の大きさを軌道角運動量 L 、スピン運動の大きさを S で表すと、一般に μ は、

$$\mu = -e\hbar/2mc(L + gS) = -\beta(L + gS)$$

ここで m は電子の質量、 e は電荷、 c は光の速度、 h はプランク定数とすると、 $\hbar = h/2\pi$ である。式で $-e\hbar/2mc = \beta$ と書かれている項は、ボーアの名にちなんでボーア磁子 (Bohr magneton) と呼ばれる磁気モーメントの最小単位の定数であり、その大きさは、

$$\beta = e\hbar/2mc = 9.274 \times 10^{-21} \text{ erg/gauss}$$

である。係数 g は **2.00232** であることが知られている。 g 値は、電子スピンが磁場による抑制を受けない条件を満たしたときの磁気的な強さを表す。運動抑制を受けている電子の磁気的な強さ、 $S(ms) = 1/2$ をもとの自由電子の磁気モーメントに換算するとき 2 倍にすれば、磁気モーメントの強さが 100% ($S = 1$) となる。そのための定数 (g) と考えるとわかりやすい。この値は、ESR 装置で得られる情報でしばしば登場する g 値の基本となる値である。

磁場中の電子スピンのエネルギー準位

磁場の中に置かれた磁石（ここでは自由回転している電子： M ）は、静電場（外部から加える磁場： H_0 ）から磁気エネルギー（ E ）を受ける。

$$E = -M \cdot H_0 = -MH \cos \theta$$

ここで、 H_0 は外部磁場の強度、 θ は磁場と M と H_0 のなす角度である。外部から加えた磁場方向と電子の才差運動の角度である。

電子はマイクロの磁石であるので、エネルギーは量子化される。

$$E(ms) = g\mu_\beta ms \cdot H_0$$

上の式で、 $ms = \pm 1/2$ であるので、 $ms = -1/2$ (α スピン) のほうが、 $ms = +1/2$ (β スピン) に比べてエネルギーが低くなる。 μ_β を $\beta = e\hbar/2mc$ と表す。

$ms = \pm 1/2$ を入力すると、両者のエネルギー差は

$$E = E(+1/2) - E(-1/2) = g\beta H_0$$

$$= +\frac{1}{2}g\mu_{\beta}H_0 - (-\frac{1}{2}g\mu_{\beta}H_0) = g\mu_{\beta}H_0$$

となる。

このエネルギー差に相当する電磁波を照射すると、エネルギーの授受が起こり、 $ms = -1/2$ (α スピン) は、 $ms = +1/2$ (β スピン) へと移動する。

2種類の電子が自由な空間を自由に運動しているとき、すなわち、外部からの磁場の抑制がないとき、電子スピンによるエネルギー差は生じない。このとき、エネルギーは縮退しているという。この状態で外部からの磁場が加わると2つの電子は磁場の強さに比例した2つのエネルギー状態に分裂する。このことをゼーマン分裂という。この比例定数は g 値であり、磁気的な拘束が強まるほど g 値は大きくなる。

電子スピン共鳴をエネルギー変化として模式化すると図 D-1 のようになる。

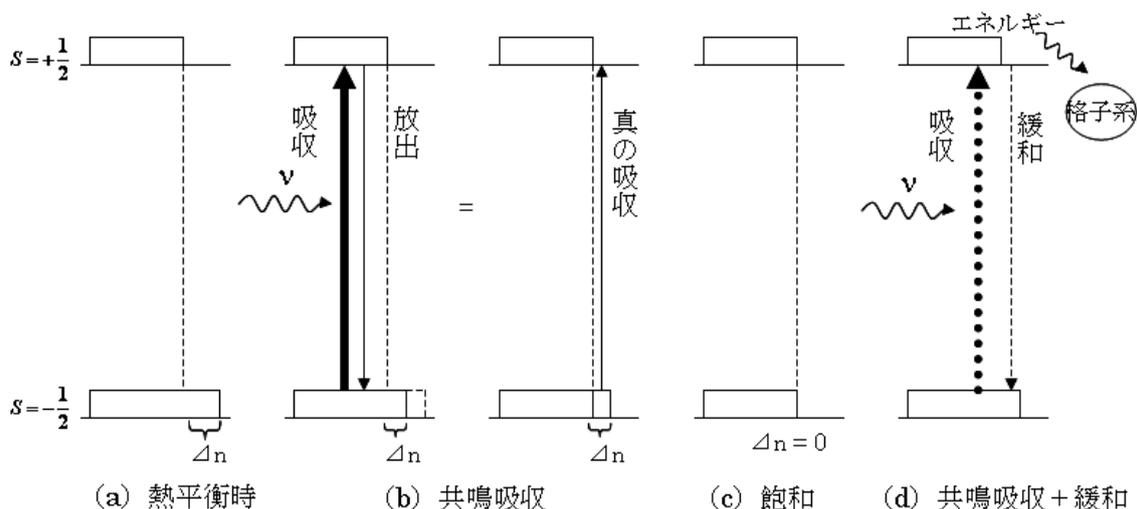


図 D-1 電子スピン共鳴の模式図

[出典] 渡部徳子：ぶんせき (1977)

図 D-1 中の熱平衡状態において、下段は α スピンであり、上段は β スピンである。このとき、スピンは一定の割合で分布し、2つのエネルギー状態に分かれて存在する割合、いわゆる占有率は α スピン $\left(S = -\frac{1}{2}\right)$ の方が多く、 β スピン $\left(S = +\frac{1}{2}\right)$ が少ない。この分布差を見出したのがボルツマンであることから、ボルツマン分布則と呼ばれている。ボルツマン分布即によれば、温度が低いほど差は大きくなる。この状態でマイクロ波を照射すると、エネルギー差に相当する ESR 信号が観測され、共鳴吸収したと表現される。マイクロ波を吸収した電子が元の状態に戻る過程を緩和と呼ぶ、この過程におけるエネルギーの放出は、電子スピンの衝突するか、電子スピンのおかれている場 (格子) と相互作用を生じることによる。

次に、互いに相互作用のない n 個 ($n > 10^{10}$: 不対電子を有する原子, 分子が 10^{10} 個以上, 試料中に存在しなければ, 共鳴条件を満たしても ESR 信号は観測されないため) の常磁性種を考える. 磁場中では, それぞれが 2 つのスピンの副準位に対応したゼーマン分裂を起こす. それぞれの個数を n_+ , n_- であらわすと, ボルツマン分布則に従って, 次の関係式が導かれる:

$$n_+ + n_- = n$$

$$\frac{n_-}{n_+} = \exp\left(-\frac{g\mu_\beta H}{kT}\right) \quad (\text{ボルツマン分布})$$

ここでは, k はボルツマン定数, T は絶対温度を表す.

上の式から, それぞれの分布数 n_+ , n_- が次のように求められる.

$$n_+ = \frac{n}{1 + \exp(-g\mu_\beta H/kT)} \doteq \frac{1}{2} \left(1 + \frac{g\mu_\beta H}{kT}\right) n$$

$$n_- = \frac{n \exp(-g\mu_\beta H/kT)}{1 + \exp(-g\mu_\beta H/kT)} \doteq \frac{1}{2} \left(1 - \frac{g\mu_\beta H}{kT}\right) n$$

このような系に周波数 ν の電磁波が照射され, しかも磁場 H が共鳴条件を満たせば, 下の準位にある電子が電磁波を吸収して上に, また上の準位の電子は電磁波を放射して下に遷移する. ここで, 両遷移の確率は等しいので, 電磁波の正味の真の吸収は n_+ と n_- の差によって決まる. n_+ と n_- の差を取ると,

$$n_+ - n_- \doteq ng\mu_\beta H/kT$$

となるが, この式から室温 ($T \doteq 300\text{K}$) でどの程度の分布差があるかを見積もって見ると, $H = 0.3T$ (3000G) として,

$$(n_+ - n_-)/n = 0.0013$$

の程度になる. すなわち, 1000 個の不対電子に対して 1 個の割合で吸収に関与することになる. これは赤外領域以上の $h\nu$ を電磁波源とする分光法 (遷移先の準位はほとんど空準位である) とは大いに異なる. $h\nu$ のエネルギー吸収によって次々と遷移を続けると, いずれは n_+ と n_- が等しくなって, エネルギー吸収しなくなる. しかし, 現実には励起された電子は T_1 という平均寿命で外部にエネルギーを放出して元の下準位に戻る. このため, 定常的なエネルギー吸収が維持されることになる. ここで T_1 とは励起状態の緩和を特性づける物理量で, スピン-格子緩和時間 (spin-lattice relaxation time) と呼ばれている. T_1 は物質によっても, また温度によっても異なる量であるが, 室温で 10^{-5}s (有機ラジカル) から 10^{-8}s (遷移金属) の程度であると考えて差し支えない. 孤立電子から不対電子集団の取り扱いへと移行した場合, もう 1 つ共鳴の広がりについて考慮しなければならない. 個々の不対電子はまわりにある不対電子の磁気モーメントが作る磁場を感じる. この磁場は周囲にある不対電子の数とその位置, それぞれのスピンの向きに関係するこれを“平均化”す

ると、共鳴条件を満足する磁場 H_0 を中心とした分布関数となる。共鳴の中心における吸収強度 I_0 の半分を示す磁場間隔 $\Delta H_{1/2}$ を線幅と定義し、吸収の広がり表現する。

D-2 ESR 装置の構成

ESR 装置の回路構成

図 D-2 に具体的な装置の構成の一例を示す。ここではおもに、装置内で使われているマイクロ波の流れを中心に説明をする。

マイクロ波発生器は 1) クライストロン、2) ガン (Gunn) ダイオード、3) YIG チューンドオシレーター (YIG tuned oscillator), 4) クリスタルオシレーター, などが市販されている。マイクロ波は各帯域で命名されているのでここで紹介しておく。

L バンド	1~2.6 (GHz)	Ku もしくは J バンド	12~18 (GHz)
S バンド	2.6~4	K バンド	18~27
C バンド	4~8	Ka もしくは Q バンド	27~40
X バンド	8~12	V バンド	46~75

さらに周波数が高くなると、V バンドを含めてミリ波、さらに 300GHz 以上のサブミリ波などが、最近では本格的な研究手段となってきた。実際に我々は、JEOL 製 X バンド JES-RX1 及び JES-RX2 を使用しているので X バンドでの ESR 装置を前提として以下説明を行なう。

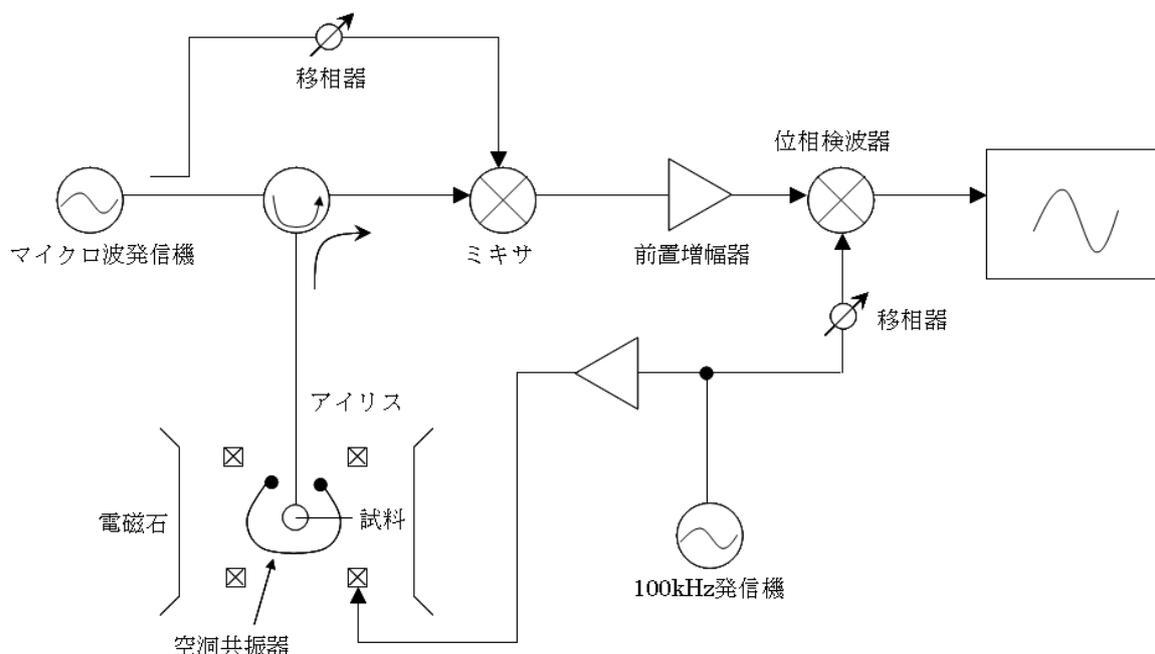
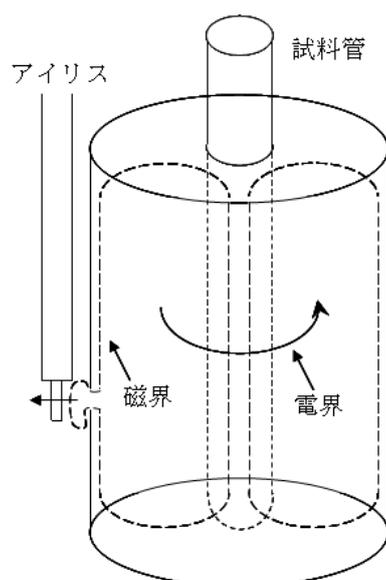


図 D-2 ESR 装置の回路構成

使用されているマイクロ波周波数 ν は8.8~9.6GHz帯で、空洞共振器 (cavity resonator) の共振周波数に設定される。0.1 μ W~200mW程度の出力を有するマイクロ波発生器が使用されている。マイクロ波出力は、発振条件安定化のために挿入されている単向管(isolator)通過後、2つに分岐される。主出力は目的とする電力に調整され、試料挿入部である3の空洞共振器に導かれる。このとき、アイリス (coupling iris : 調節孔) により反射が最小になるように調整される。共振器内では共鳴条件を満足したときエネルギーの授受が行われ、それとともに、マイクロ波の反射成分中に磁場変調周波数 ν_M と発振周波数の安定性を 1×10^{-6} 以下に保つための周波数 ν_{AFC} (70kHz) が現れる。これらは搬送波 ν_μ とともにミキサに(mixer)に導かれる。もう一方の参照(reference)マイクロ波は移相器(phase shifter)によって共振器からきた信号マイクロ波と位相が合うように調整される、ミキサ内のダイオードによってマイクロ波は検波され、 ν_M や ν_{AFC} のような低周波成分のみが出力として取り出され、5の前置増幅器(pre-amplifier)によって増幅される。その後 ν_M 、 ν_{AFC} は各周波数に分割され、 ν_{AFC} 成分はAFC (automatic frequency control) 回路に、 ν_M は増幅器で増幅される。これは7の位相検波器(PSD : phase sensitive detector, またはlock-in-amplifierとも呼ばれる)によって直流に変換され、8の記録計のY軸に印加される。X軸は磁場の強さに対応する電圧によって駆動される。以上のようにしてESR信号が得られる。一般的なESR装置では静磁界 H_0 に、 H_0 と同じ方向で共鳴吸収幅より小さい振幅をもつ交流磁界(磁場変調)を加えて、 H_0 を変化させ選択増幅器で増幅して電子スピン共鳴を観測します。これは検波器の雑音をさけ、選択増幅器により周波数バンド幅を狭くして、高感度を図るためです。磁場変調をかけて電子スピン共鳴の観測を行うと、吸収線の傾きに比例した信号が得られるので、増幅器で移相検波すれば吸収曲線を微分した波形が得られます。

空洞共振器 (cavity resonator)

試料挿入部として最もよく使用されるのが空洞共振器 (以後キャビティ) である。図D-3にキャビティの内部に生成するマイクロ波定在波の様子と試料の位置関係を示す。長さ約40mm、直径約40mmの円筒形空洞の大きさを形成すると、9GHz近傍に共振特性が現れるこの共振周波数にマイクロ波発生器の周波数を合わせてESR信号が観測される。図の破線はマイクロ波磁場を、実線はマイクロ波磁場の最大部分を表す。ESRでは磁場のみ利用するために、円筒軸に沿って磁場が最大になる位置に試料を挿入する。理想的に磁場成分のみからなる位置は円筒軸の位置だけで、個々からずれて従って、電場成分が



図D-3 キャビティ内の電磁界

混じる。誘電損失の小さい試料ではこの混入問題にならないが、大きい試料では共振尖鋭度 Q が小さくなり測定困難になる。これを避けるために、できるだけ円筒軸に沿った位置に、細い試料管が使用される。ここで、 Q とはキャビティの共振特性を表す因子で、空洞内に蓄えられたエネルギーと、空洞壁その他によって消費されたエネルギーの比で定義される。アイリスの動作は、棒に取り付けられた誘電体の出し入れによって行われる。その役割は、穴の開いた水槽に水を足すときの水道栓にたとえられる。水道栓を開けすぎるとたちまち水があふれる。すなわち、マイクロ波の反射が大きくなり、微小な ESR 信号の観測を妨害する。一方で、閉めすぎると水槽内の水量が少なくなり、ESR 信号自体が小さくなるため、適当な一定水量を保つように、すなわち反射係数が 0 になるようにアイリスの調節を行わなければならない。この調節は通常、共振器の共振特性をオシロスコープ上で直視しながら行われる。

D-3 測定条件の設定

マイクロ波出力

マイクロ波出力は、ESR 吸収用の振動磁場の出力である。X バンドで約 9.3GHz の周波数をもつマイクロ波の出力を、マイクロ波発信機の出力ノブを回して、0~200mW まで変化させることができる。マイクロ波出力が高いと、飽和現象が見られるので、信号の飽和を避ける程度に出力を小さくする。しかし、初期の段階では不明であるから、約 1mW 程度でスタートし、試料の信号が得られたら、飽和曲線を描いてみると良い不対電子の濃度が低い試料ほど飽和現象を起こしやすいので注意する必要がある。また、低温ではスピン緩和時間が長くなるので、マイクロ波出力は小さめがよい。飽和現象に関係する要因は、不対電子濃度と温度である。ESR の信号強度 S は、

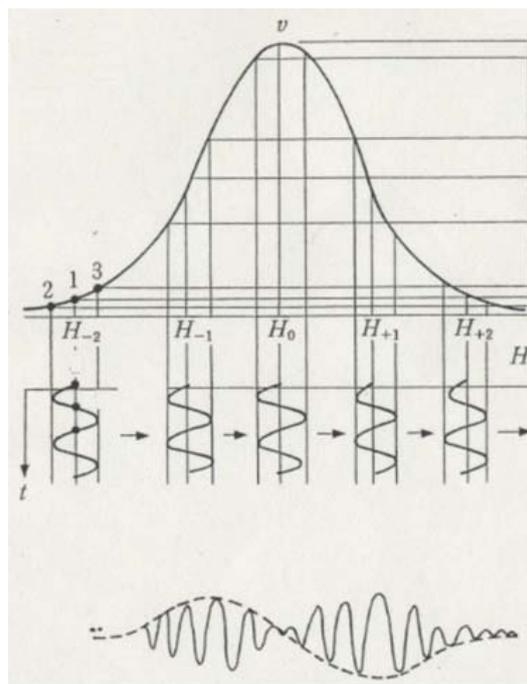
$$S \propto \eta Q \sqrt{P}$$

上式に示すように共振尖鋭度 Q と充填率 η 、共振器に入射するマイクロ波電力 P の平方根の積に比例する。充填率 η が高く、 Q 値が高い共振器に、(飽和がおこらなければ) できるだけ大きなマイクロ波電力を印加すれば ESR 信号は大きくなると予測される。しかしながら、実際にはそのように上手くはいかず、共振器内に蓄えられているエネルギーが蓄えられる(すなわち充填率を上げる)と、電流損が増加し Q 値が低下する。逆に、 Q 値を上げるために共振器内のエネルギーをできるだけ生体に入らないようにすると、充填率が下がり、その結果信号強度は低下する。

磁場変調

変調法は、感度よく目的とする信号を選択的に取り出す方法として、各種測定装置に用いられる方法である。図 D.3 に ESR 吸収の最も簡単な例を示す。無変調時では、ESR 吸収は太線で示したような直流の変動として現れるはずである。しかし、この変動は小さくて、直流増幅しても S/N 比を大きくすることはできない。そこで最も一般的な穂法として、磁場変調法が利用される。キャビティ内に低周波用コイルが設けられており、これに

$I_0 \cos 2\pi\nu_M t$ の交流電流を流すと、試料位置にはビオ-サヴァールの法則 (Biot-Savart's law) に従って $(H_M/2)\sin 2\pi\nu_M t$ の振動磁場が発生する。磁場の向きがちょうど定磁場のそれと平行になるようにコイルが設けられているので、実効的には $H + (H_M/2)\sin 2\pi\nu_M t$ となる。ここで H を一定速度で共鳴磁場付近を掃引すると磁場の時間変化が得られる。これに対して、ESR 信号は直流成分が重畳した交流となる。この交流成分のうち ν_M 成分のみを増幅検波する回路 (PSD 回路) を通過させると一次微分型の波形が得られる。ここで注意すべきことは、共鳴中心の前後で位相が逆転していること、および共鳴中心部分で $2\nu_M$ 成分が顕著に現れることである。また、鋭い (半値幅の狭い) 吸収を大きい変調磁場をかけて測定すると吸収線形がひずむ、モジュレーションブロードニング (modulation broadening) という現象が起きる。変調磁場の大きさは、モジュレーションブロードニングを避けるため、試料の吸収線の線幅の $1/4 \sim 1/2$ くらいに設定するが、最初は $1 \sim 2\text{G}$ 程度で測定し、信号を得てから調節すればよい。高分解能の超微細構造のスペクトルを得るときには $100 \sim 50\text{mG}$ 程度と分解能の限度まで下げる必要がある。



図D・4 磁場変調とESR信号
【出展】 大矢博昭・山内淳 (1989)

レスポンス (応答時間)

スペクトロメーターのレスポンスは 0.1 秒ぐらいがよい。レスポンスを短くすると信号強度が上がるが、雑音も強くなるので適度の S/N 比が得られるところに設定する。ただ、長いレスポンスの時間の測定では (1 秒以上) では、磁場掃引の時間が速くならないようにしないと、吸収線形がひずむので注意する必要がある。

アンプリチュード

ESR 信号の強弱によって変化させる。試料の量、マイクロ波出力、変調磁場などにもよるから、一概に決定できないが、アンプリチュードの小さいほうから順次増大させて見ると良い。

磁場設定と磁場掃引

g 値が 2 くらいの信号であると予想されれば、 330mT くらいに磁場を設定し、 $\pm 25\text{mT}$ 掃引で信号を探す。有機ラジカルの場合にはほぼこの条件で信号が見出される。遷移金属イオンや三重項状態の分子などでは、順次磁場を設定しては領域全体を探索する必要がある。

信号が発見できないときは標準資料をモニタしながらスペクトロメーターの条件を変えてみると良い。

D-4 ESR スペクトル（ローレンツ型，ガウス型）と波形解析

ESR 信号のスペクトルは試料の形状によって信号の線幅と線形が異なる。線形には大きくローレンツ型とガウス型の 2 つのタイプが存在し、一般的にローレンツ型は物理的、ガウス型は統計的な信号を反映しているといわれている。また、ローレンツ型の信号はガウス型の信号波形よりもすそが広いことが特徴である。我々は ESR 装置によって得られた信号波形にカーブフィッティングを行い波形解析して求めた g 値，半値幅，信号強度から信号の解釈を行っている。

線幅 ($\Delta H_{1/2}$, ΔH_{pp})

他の分光学的データと同様，ESR 吸収線も必ず吸収の広がりを示す。この広がりの程度を表す因子が線幅で二通りの定義の仕方がある 1 つは半分の強度を示す 2 つの位置の間隔 ($\Delta H_{1/2}$) を半値幅 (half-amplitude linewidth) と呼ぶ。もう 1 つは微分型線形において最大と最小値を示す位置の間隔 (ΔH_{pp}) (peak-to-peak linewidth) で線幅を定義している。

これらの相互間の関係は線形が解析的に表現できるときには，次のような関係によって結ばれる。

$$\Delta H_{1/2} = \sqrt{3} \Delta H_{pp}$$

ローレンツ型の場合 $\Delta H_{1/2}$ と ΔH_{pp} の間には上式のような関係が成立する。さらに，

$$\Delta H_{1/2} = 2/(\gamma T_2)$$

から，

$$T_2 = 2/(\sqrt{3}\gamma\Delta H_{pp})$$

となる。

このようにしてスピン-スピン緩和時間を見積もることができる。ただし，このようにして線幅から求めた T_2 の中身にはスピン-格子緩和時間 T_1 の寄与も含まれていることに注意すべきである。すなわち，

$$\frac{1}{T_2} = \frac{1}{T_2'} + \frac{1}{2T_1}$$

ここで， T_2' が上に述べたスピン間の相互作用によるもので， $T_1 \approx T_2'$ の条件では， T_1 も線幅に寄与することを意味している。不対電子の乗っている常磁性種自身が時間的に変化する場合には，その寿命 τ が線幅に影響する。これは見かけ上 T_1 と同じ効果を及ぼす。また，特殊な場合として，複数の科学的異性体と平衡にある場合には特有の効果スペクトルに与える。

信号強度

我々が通常観測する微分曲線から積分強度を求めるには 2 回積分を必要とするが、我々が用いている式では線幅の 2 乗と高さ I_m' の積によって簡単に求めることができる。ここで、実測の I_m' および ΔH_{pp} と S_I との関係を示してきたが、つぎに積分強度 S の意味を述べる。

I_m' の中身は

$$I = \frac{\beta}{(\beta + 1)^2} 8\pi\eta Qv(H)A_0$$

など、多くの測定条件に現れる因子のほかに、磁化 M_0 にも比例する。常磁性種の場合 $M_0 = \chi_0 H_0$ と書き換えられるので、結局、面積 S_I が静磁化率 χ_0 に比例することになる。さらに、 χ_0 は一般にキュリー-ワイス則 (Curie-Weiss law) によって次のように表される。

$$\chi_0 = Ng^2 \mu_B^2 S(S + 1) / 3k(T - \theta)$$

ここで、 N はスピン数を、 S はスピン量子数を表す。分母の θ はワイス定数であるが、スピン間の相互作用が無視できるときは $\theta = 0$ とおいてよい。以上のように、結局 S_I は N に比例することがわかったが絶対測定には数多くの因子を見積もる必要がある。実際には、適当な標準試料の S_I を用いて相対的に N が決定されている。さらに、 S_I は $T - \theta$ に反比例することに注意する必要がある。

分布関数	$f_L(\omega - \omega_0) = \frac{T_2/\pi}{1 + (\omega - \omega_0)^2 T_2^2}$	$f_G(\omega - \omega_0) = \frac{T_2}{\pi} \exp\left\{-\left(\omega - \omega_0\right)^2 \cdot \left(T_2^2 / \pi\right)\right\}$
最大強度を示す線幅	$(\Delta\omega_{1/2} = 1/T_2)$	$(\Delta\omega_{1/2} = \sqrt{\pi \cdot \ln 2} / T_2)$
	$f_L(\omega - \omega_0) = \frac{1}{\pi} \frac{\Delta\omega_{1/2}}{(\Delta\omega_{1/2})^2 + (\omega - \omega_0)^2}$	$f_G(\omega - \omega_0) = \sqrt{\frac{\ln 2}{\pi}} \cdot \frac{1}{\Delta\omega_{1/2}} \cdot \exp\left\{-\ln 2 \cdot \frac{(\omega - \omega_0)^2}{(\Delta\omega_{1/2})^2}\right\}$
最大傾斜を示す線幅	$(\Delta\omega_s = 1/\sqrt{3}T_2)$	$(\Delta\omega_s = (1/T_2) \cdot \pi/2)$
	$f_L(\omega - \omega_0) = \frac{\sqrt{3}}{\pi} \cdot \frac{\Delta\omega_s}{(\Delta\omega_s)^2 + (\omega - \omega_0)^2}$	$f_G(\omega - \omega_0) = \frac{1}{\sqrt{2\pi}} \cdot \frac{1}{\Delta\omega_s} \cdot \exp\left\{-\ln 2 \cdot \frac{(\omega - \omega_0)^2}{(\Delta\omega_s)^2}\right\}$

1次微分	$f_L'(\omega - \omega_0) = \frac{\sqrt{3}}{\pi} \cdot \frac{\Delta\omega_s \cdot 2(\omega - \omega_0)}{\{3(\Delta\omega_s)^2 + (\omega - \omega_0)^2\}^2}$	$f_G'(\omega - \omega_0) = \frac{-(\omega - \omega_0)}{\sqrt{2\pi} \cdot (\Delta\omega_s)^2} \cdot \exp\left\{-\ln 2 \cdot \frac{(\omega - \omega_0)^2}{(\Delta\omega_s)^2}\right\}$
------	--	--

DataFitting 関数	$W_0 - \frac{\sqrt{3}}{\pi} \cdot \frac{W_3' \cdot 2kW_2 \cdot k(x - W_1)}{k^2 \{3k^2W_2^2 + k^2(x - W_1)^2\}^2}$	$W_0 - \frac{W_3' \cdot k(x - W_1)}{\sqrt{2\pi} \cdot k^3W_2^3} \cdot \exp\left\{-\frac{k^2(x - W_1)^2}{2 \cdot k^2W_2^2}\right\}$
	$= W_0 - \frac{\sqrt{3}}{\pi} \cdot \frac{W_3 \cdot 2W_2 \cdot (x - W_1)}{\{3W_2^2 + (x - W_1)^2\}^2}$	$= W_0 - \frac{W_3(x - W_1)}{\sqrt{2\pi} \cdot W_2^3} \cdot \exp\left\{-\frac{(x - W_1)^2}{2W_2^2}\right\}$
	$= W_0 - \frac{1.103 \cdot W_3 \cdot 2W_2 \cdot (x - W_1)}{\{3W_2^2 + (x - W_1)^2\}^2}$	$= W_0 - \frac{0.399 \cdot W_3(x - W_1)}{W_2^3} \cdot \exp\left\{-\frac{(x - W_1)^2}{2W_2^2}\right\}$

$$\Delta\omega_s = kW_2, \quad \omega - \omega_0 = k(x - W_1)$$

$k = \mu dH$: 変換係数(エネルギー→測定点)

微分信号の強度因子として, W_3' を導入 ($W_3' = k^2W_3$)

g 値	$g = \frac{\mu H}{h\nu} = \frac{71.449 \times Mfreq}{Hfield} = \frac{71.449 \times Mfreq}{HA + dH \cdot W_1}$	$dH = \frac{HB - HA}{8192 - 1}$
-------	---	---------------------------------

dH_{pp}	$dH_{ppL} = 2W_2 \cdot dH$	$dH_{ppG} = 2W_2 \cdot dH$
-----------	----------------------------	----------------------------

S	$S_L = \frac{2\pi}{\sqrt{3}} \cdot I_{mL}' \cdot (\Delta H_{ppL})^2 = W_3 \cdot (dH)^2$	$S_G = \frac{\sqrt{2\pi \exp(1)}}{4} \cdot I_{mG}' \cdot (\Delta H_{ppG})^2 = W_3 \cdot (dH)^2$
-----	---	---

Mfreq : マイクロ波周波数 [GHz]	W_0 : GNDの高さ
Hfield : 共鳴磁場 [mT]	W_1 : 共鳴点 ($= \omega_0$)
HA : 測定開始磁場 [mT]	W_2 : 信号の幅因子 ($\Delta\omega_{msl}$)
HB : 測定終了磁場 [mT]	W_3 : 微分信号の強度因子 (変数係数kを含む)
dH : 磁場の刻み [mT]	x : 測定亭 (0~8191)
	k : 変換係数 (エネルギー → 測定点, $k = dH$)

Lorentzian 及び Gaussian 成分混在

$$W_0 + f_L' + f_G'$$

$$= W_0 - \frac{\sqrt{3}}{\pi} \cdot \frac{W_3 \cdot 2W_2(x - W_1)}{\{3W_2^2 + (x - W_1)^2\}^2} - \frac{W_4 \cdot (x - W_1)}{\sqrt{2\pi} \cdot W_2^3} \cdot \exp\left\{-\frac{(x - W_1)^2}{2 \cdot W_2^2}\right\}$$

$$\left(\begin{array}{l} W_1: \text{共鳴点}, W_2: \text{幅因子}, W_3: \text{Lorentzian強度因子}, \\ W_4: \text{Gaussian強度因子}, k = \mu dH: \text{エネルギー} \rightarrow \text{測定点の変換係数} \end{array} \right)$$

$$dH_{pp} \quad dH_{pp} = 2W_2 \cdot dH$$

$$S \quad S_L + S_G = W_3(dH)^2 + W_4(dH)^2$$

補足:面積Sの算出

Lorentzian

$$S_L = \frac{2\pi}{\sqrt{3}} \cdot I_{mL}' \cdot (\Delta H_{ppL})^2$$

$$I_{mL}' = -\frac{\sqrt{3}}{\pi} \cdot \frac{W_3 \cdot 2W_2 \cdot (x - W_1)}{\{3W_2^2 + (x - W_1)^2\}^2}$$

$x = W_1 - W_2$ のとき,

$$I_{mL}' = -\frac{\sqrt{3}}{\pi} \cdot \frac{W_3 \cdot 2W_2 \cdot (W_1 - W_2 - W_1)}{\{3W_2^2 + (W_1 - W_2 - W_1)^2\}^2}$$

$$= -\frac{\sqrt{3}}{8\pi} \cdot \frac{W_3}{W_2^2} = 0.0689 \cdot \frac{W_3}{W_2^2}$$

$$S_L = \frac{2\pi}{\sqrt{3}} \times \left(\frac{\sqrt{3}}{8\pi} \cdot \frac{W_3}{W_2^2} \right) \times \{4W_2^2 \cdot (dH)^2\}$$

$$= W_3' \cdot (dH)^2 = \frac{W_3'}{k^2} \cdot (dH)^2 = \frac{W_3'}{(dH)^2} \cdot (dH)^2$$

$$= W_3'$$

Gaussian

$$S_G = \frac{\sqrt{2\pi \exp(1)}}{4} \cdot I_{mG}' \cdot (\Delta H_{ppG})^2$$

$$I_{mG}' = \frac{W_3(x - W_1)}{\sqrt{2\pi} \cdot W_2^3} \cdot \exp\left\{-\frac{(x - W_1)^2}{2W_2^2}\right\}$$

$x = W_1 - W_2$ のとき,

$$I_{mG}' = \frac{W_3(W_1 - W_2 - W_1)}{\sqrt{2\pi} \cdot W_2^3} \cdot \exp\left\{-\frac{(W_1 - W_2 - W_1)^2}{2W_2^2}\right\}$$

$$= \frac{W_3}{\sqrt{2\pi} \cdot W_2^2} \cdot \exp\left(-\frac{1}{2}\right) = 0.242 \cdot \frac{W_3}{W_2^2}$$

$$S_G = \frac{\sqrt{2\pi \exp(1)}}{4} \times \frac{W_3}{\sqrt{2\pi} \cdot W_2^2} \times \exp\left(-\frac{1}{2}\right) \times 4W_2^2 \cdot (dH)^2$$

$$= W_3' \cdot (dH)^2 = \frac{W_3'}{k^2} \cdot (dH)^2 = \frac{W_3'}{(dH)^2} \cdot (dH)^2$$

$$= W_3'$$

D-5 参考文献

D-1) 河野雅弘著, “電子スピン共鳴法” 株式会社オーム社, 2003.

D-2) 大矢博昭, 山内淳著, “電子スピン共鳴 素材のマイクロキャラクタリゼーション” 講談社サイエンティフィック, 1989.

D-3) 橋本真希, “ESR 観察によるうるしの固化/劣化機構の研究” 香川大学大学院, 材料創造工学専攻, 2008.

発表論文・講演

論文

A. Paper (First Author)

1. Atsushi Toki, Noriaki Shinohara, Yoshiaki Kamigaki, Masayuki Nakano, Akihide Shibata, Tetsuya Okumine, Takeshi Shiomi, Kazuo Sugimoto, Tetsu Negishi, Fumiyoshi Yoshioka and Hiroshi Kotaki,
“Electron Spin Resonance and Photoluminescence Study of Charge Trap Centers in Silicon Nitride Films Fabrication of Proposed Oxide-Nitride-Oxide Sidewall 2-bit/Cell Nonvolatile Memories”
Jpn. J. Appl. Phys. Vol. 47, No. 4, pp. 2684-2686 (2008).

講演

A. 国際学会発表

1. Atsushi Toki, Noriaki Shinohara, Masayuki Nakano, Hiroshi Kotaki and Yoshiaki Kamigaki,
“ESR and PL Study of Charge Trapping Centers in Silicon Nitride Films and Its Verification with Novel ONO-Sidewall 2-bit/Cell Nonvolatile Memory”
International conference on Solid state device and materials, Tsukuba, Sep. 19-21, 2007.
2. Atsushi Toki and Yoshiaki Kamigaki,
“An ESR study of bulk and interface defects in P-SiO, P-SiON, and P-SiN films on (100) Si substrates”
Pacific rim meeting on electrochemical and solid-state science 214th Meeting Hilton Hawaiian Village Beach Resort & Spa, Honolulu, HI Oct. 12-17, 2008

B. 国内学会発表

1. 土岐篤史, 篠原憲晃, 神垣良昭
“SiH₄/NH₃ ガスにて形成した LPCVD および PECVD-SiN 膜の比較 (1) ESR 評価”
2007 年春季第 54 回応用物理学会学術講演会, 30a-ZK-9, 2007.

2. 篠原憲晃, 土岐篤史, 神垣良昭
“ SiH_4/NH_3 ガスにて形成した LPCVD および PECVD-SiN 膜の比較 (2) PL 評価”
2007 年春季第 54 回応用物理学会学術講演会, 30a-ZK-10, 2007.
3. 行天俊裕, 土岐篤史, 神垣良昭
“LPCVD-SiN 膜のフォトルミネッセンス準位の解析”
2007 年度支部学術講演会, Dp-7, 2007.
4. 三藤裕之, 安藤慎一郎, 土岐篤史, 神垣良昭
“LPCVD-SiN 膜のフォトルミネッセンス準位の解析”
2008 年度支部学術講演会, Da-03, 2008.
5. 土岐篤史, 神垣良昭
“バイアス温度による TEOS-SiO₂ 膜内欠陥の ESR 観察”
2008 年秋季第 69 回応用物理学会学術講演会, 4a-CD-1, 2008.